１．EDKの使い方
（初級編）

用語

ザイリンクスPowerPC開発でよく使われる用語

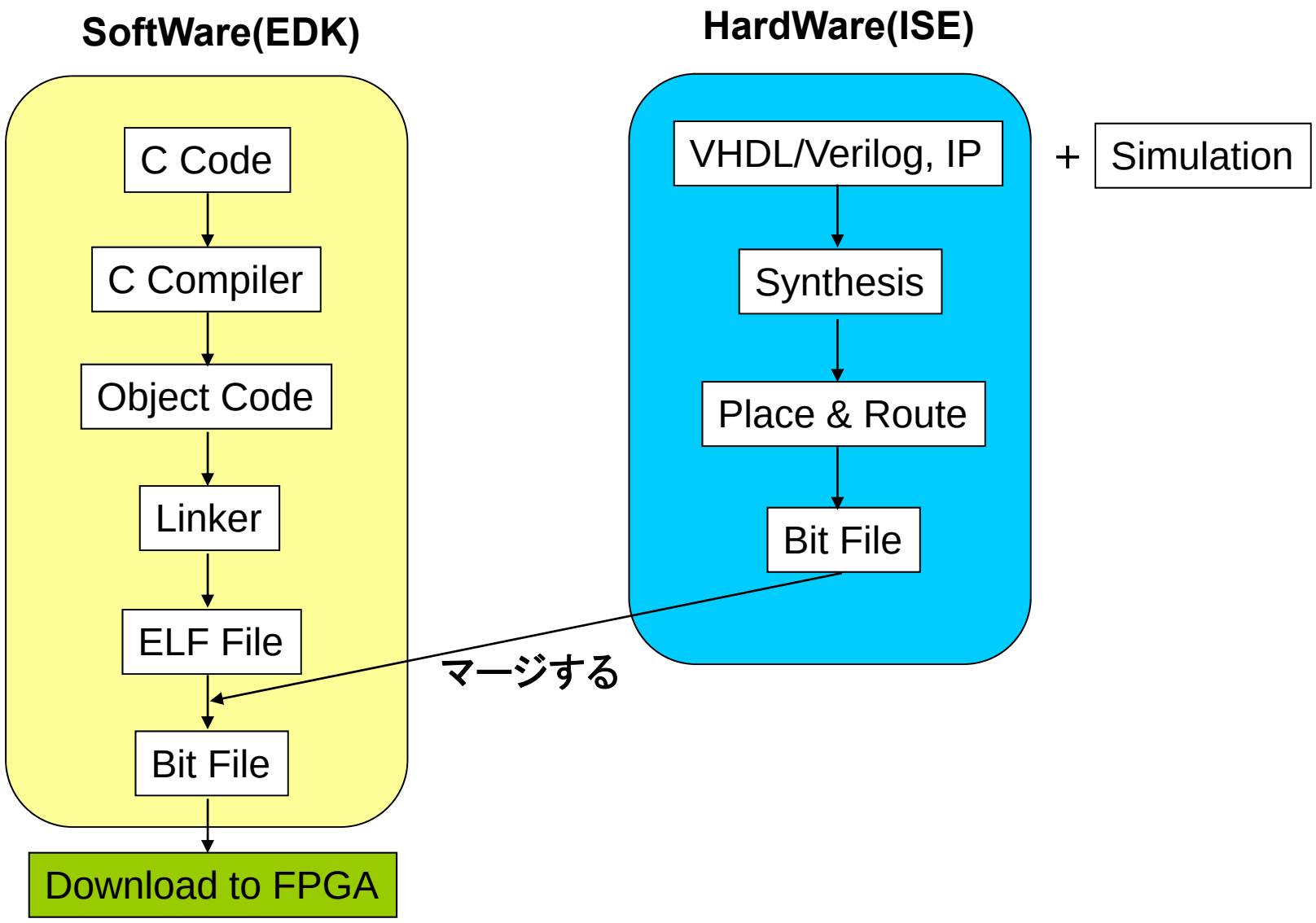
- EDK ・・・ Embedded Development Kit
- XPS ・・・ Xilinx Platform Studio
- XMD ・・・ Xilinx Microprocessor Debug
- MHS ・・・ Microprocessor Hardware Specification

- PLB ・・・ Processor Local Bus
- (OPB ・・・ On-chip Peripheral Bus)
- OCM Bus ・・・ On-Chip Memory Bus
- BRAM ・・・ Block RAM

- ELF ・・・ Executable and Link Format（実行ファイル）

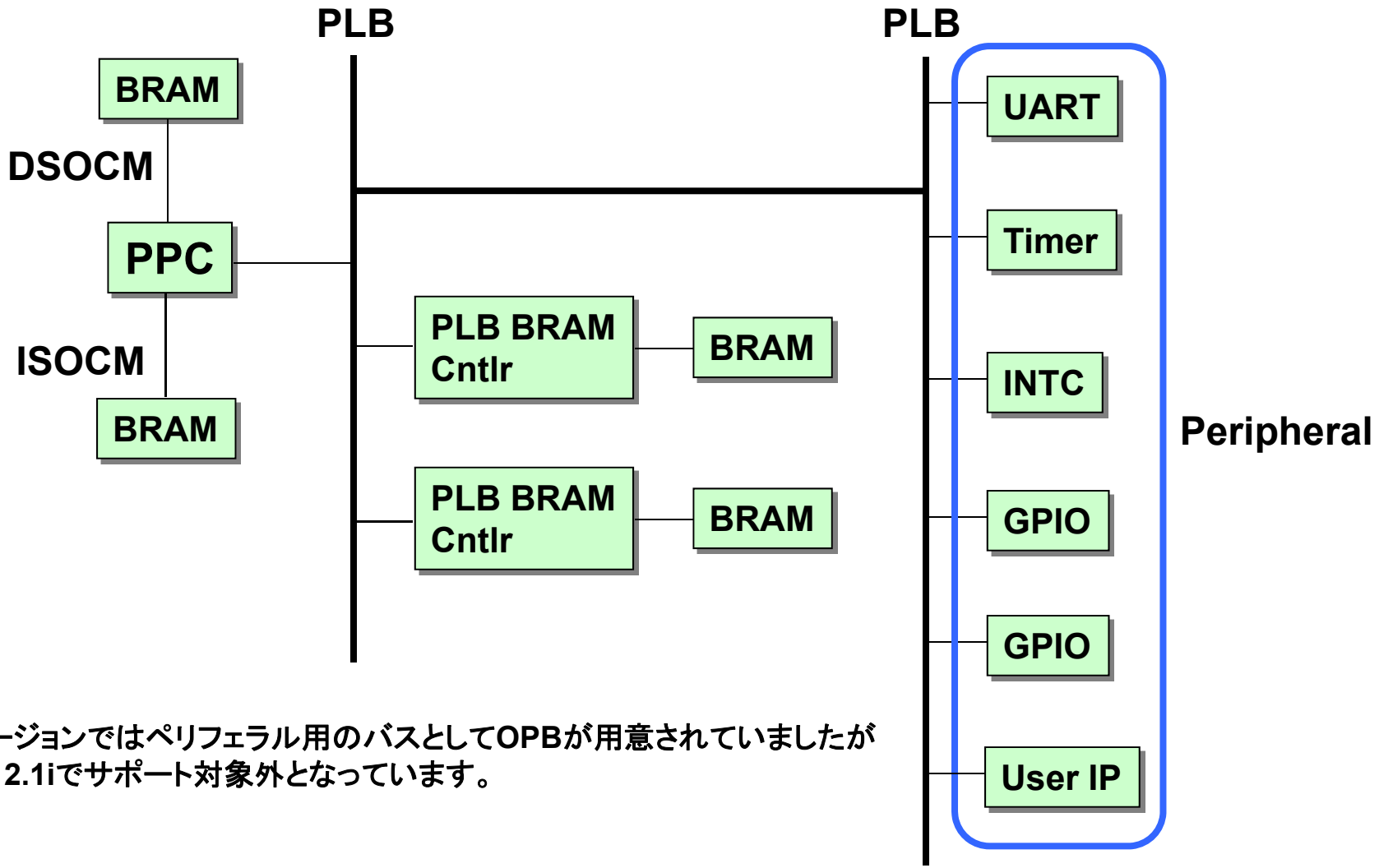
開発フロー

Magna
OFDM Technology Leader



PowerPCシステムブロック図

Magna
OFDM Technology Leader

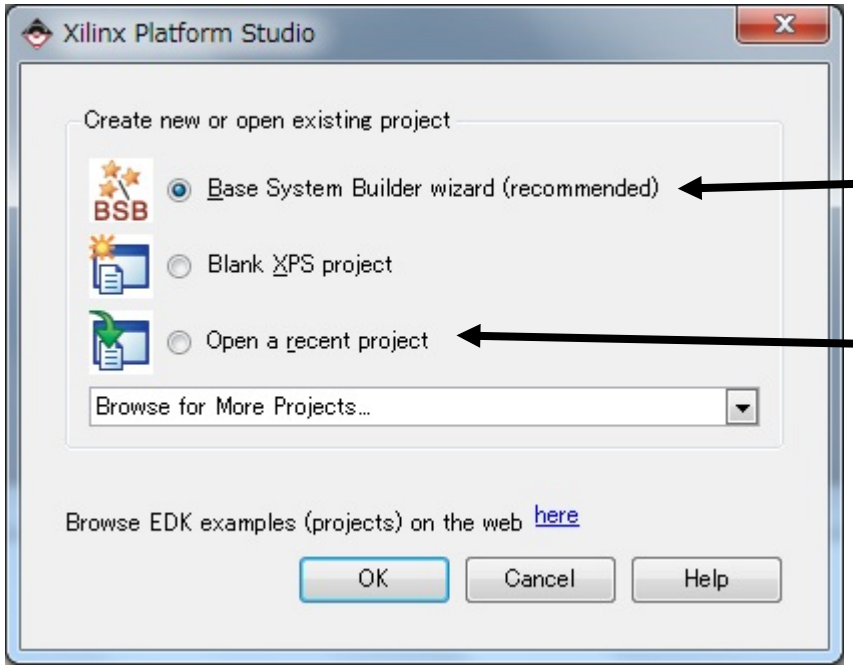


旧バージョンではペリフェラル用のバスとしてOPBが用意されていましたが
EDK12.1iでサポート対象外となっています。

BSB(Base System Builder)(1)

- Wizardを使って簡単にPowerPCシステムを構築
- 但し詳細な設定はできないので、通常はひな形作成程度に使用し、あとはユーザ側でシステム全体を構築するのが一般的だと思われる。

ツール起動後の初期画面

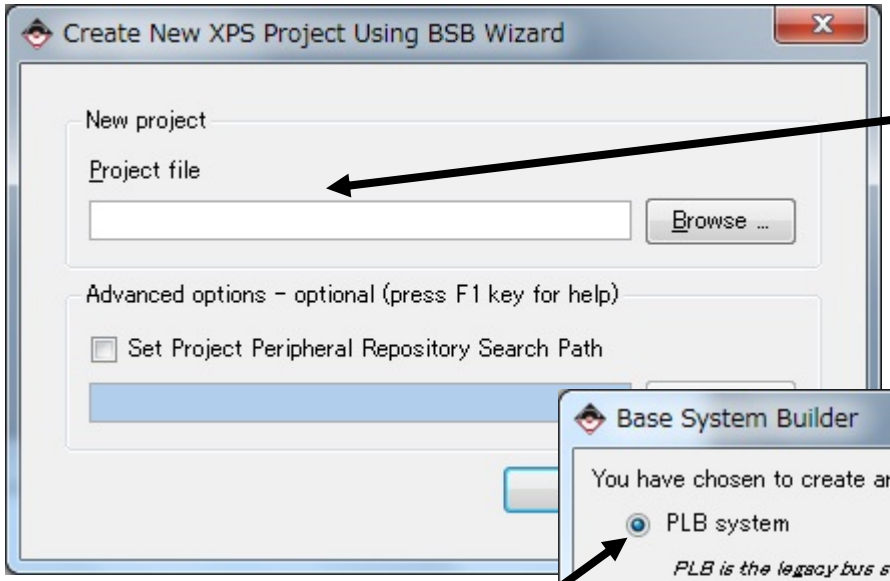


BSBを選択

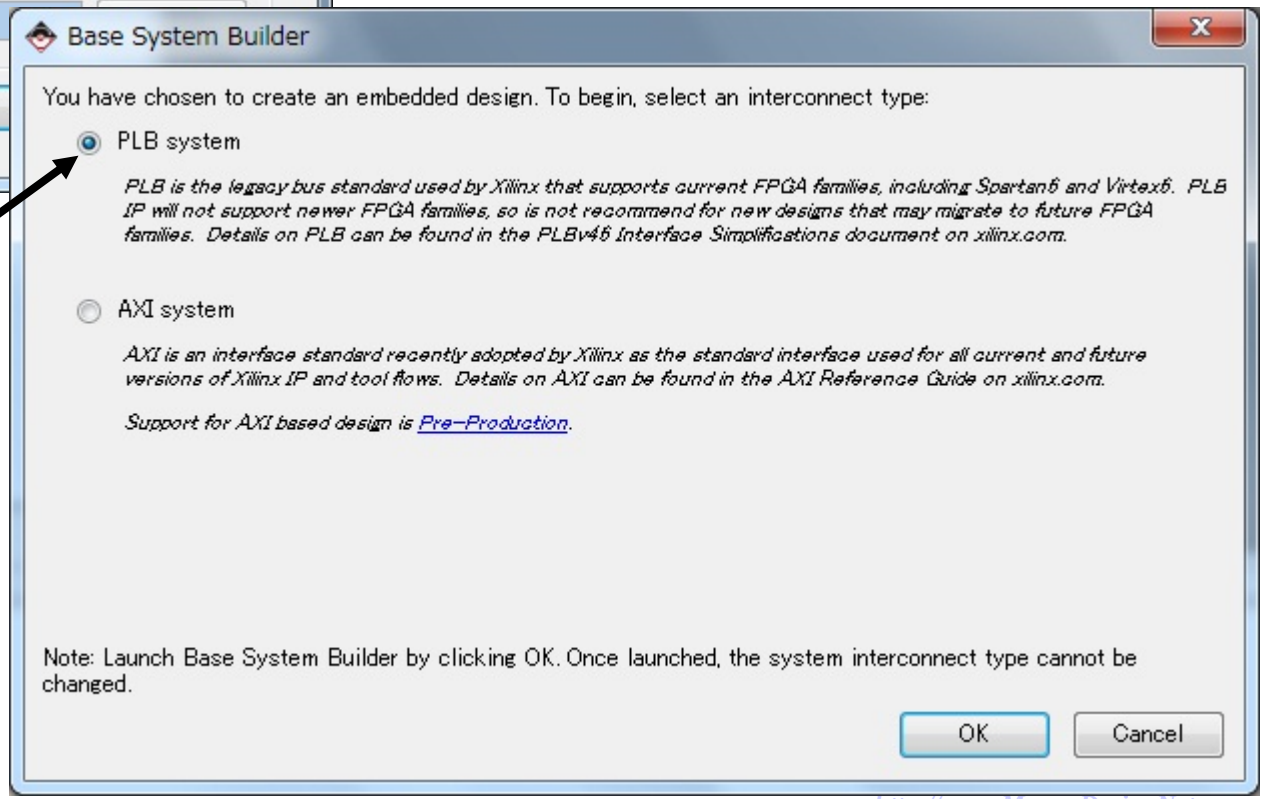
既存のプロジェクトを開く時

本講座では
ツールバージョン
EDK12.3i(ISE12.3i)
を対象としています。

BSB(Base System Builder)(2)

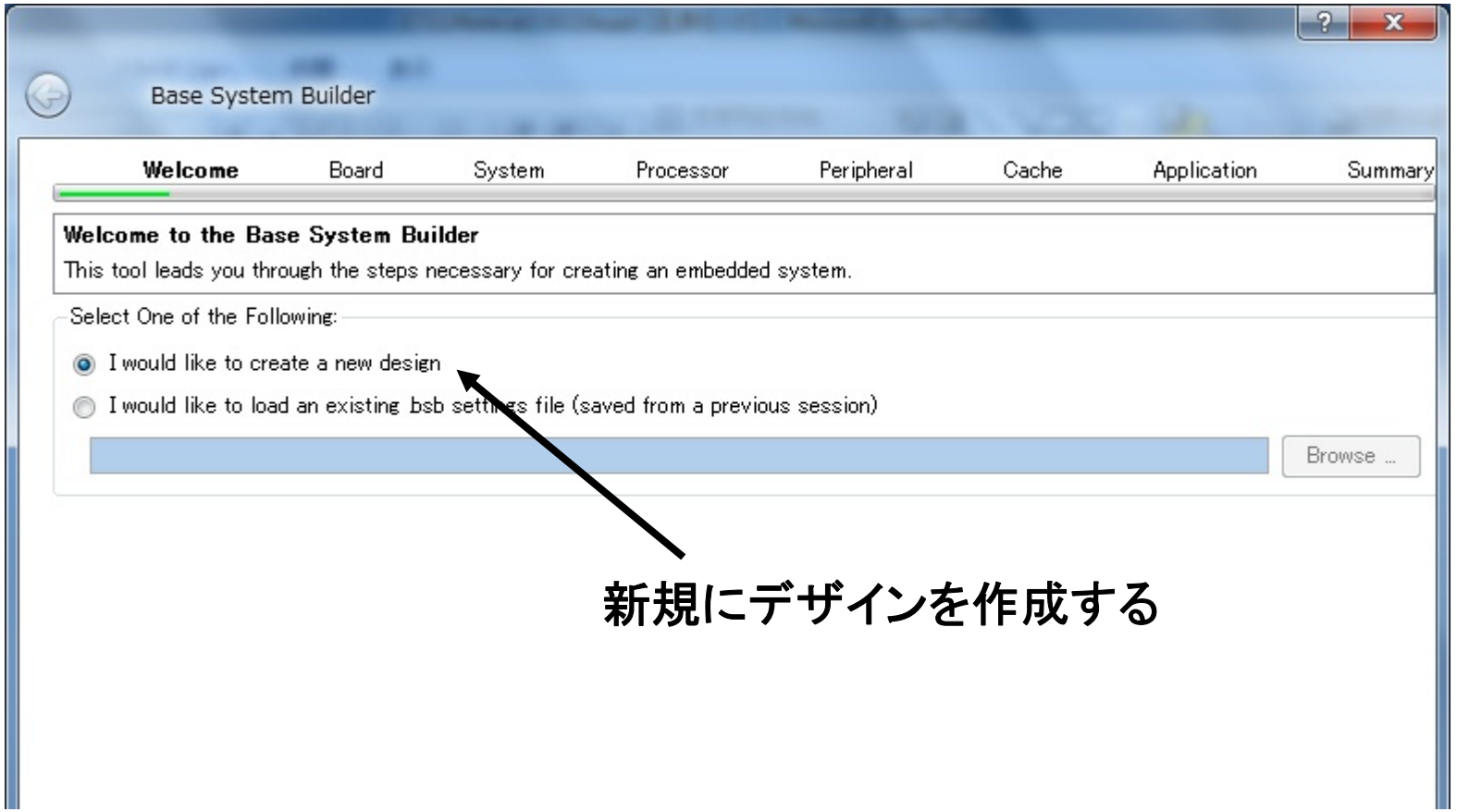


プロジェクトファイル名及びパス指定

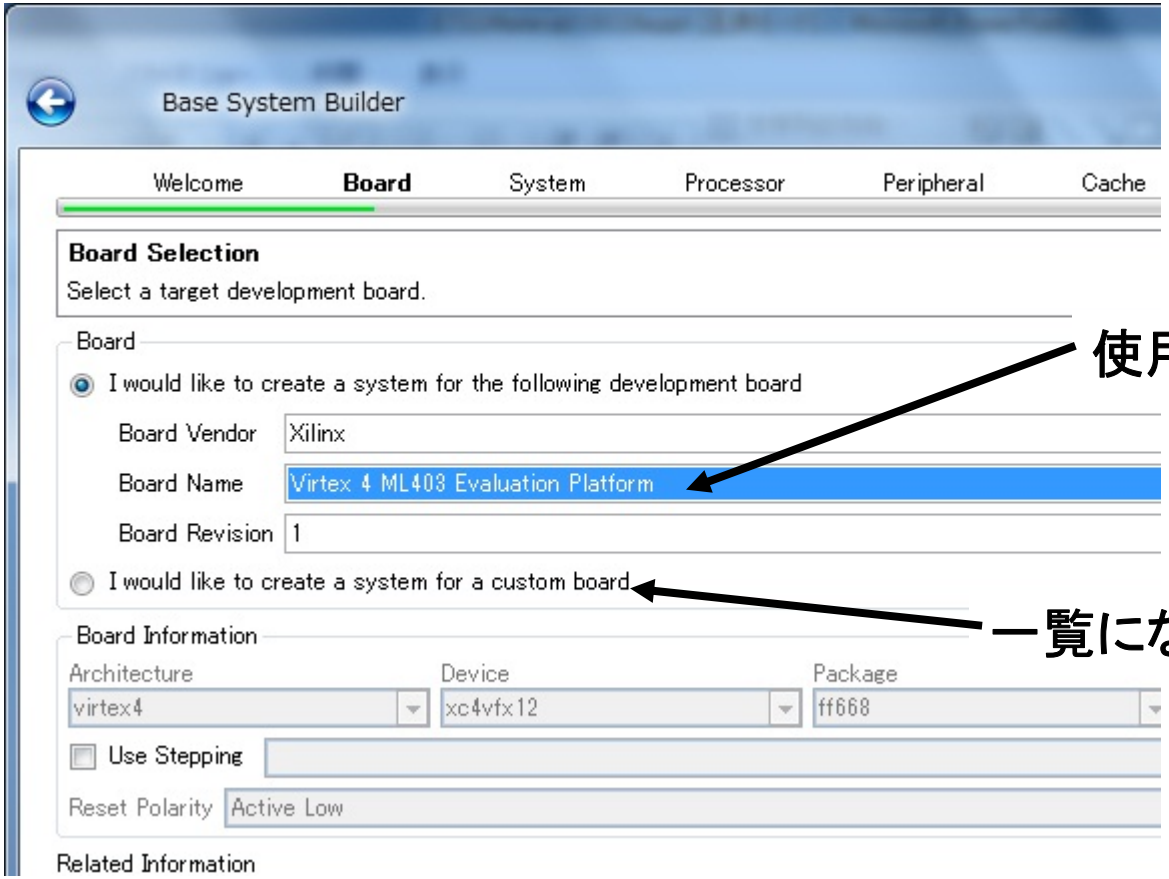


PLBを使用する場合

BSB(Base System Builder)(3)



BSB(Base System Builder)(4)

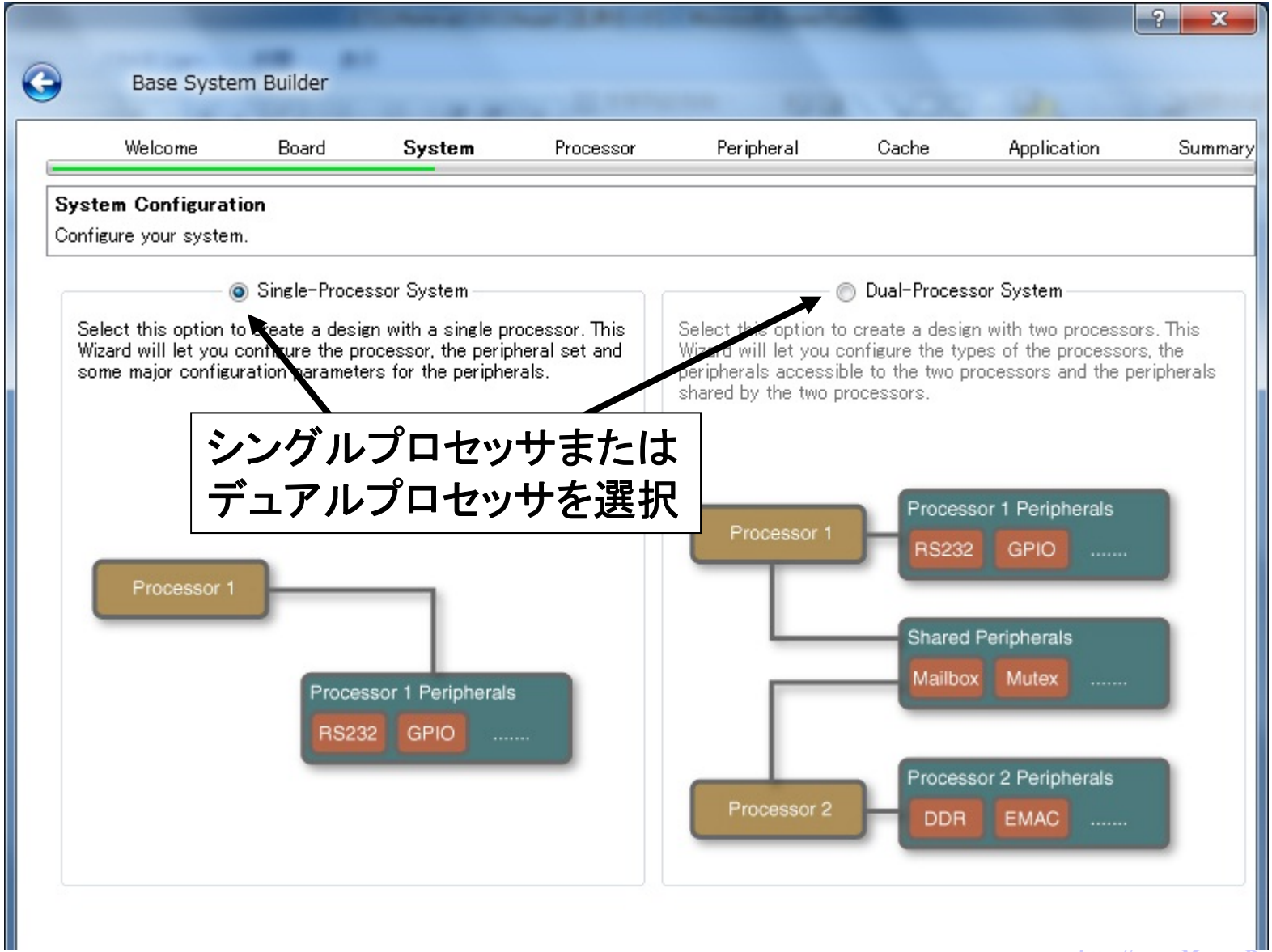


使用するボードを選択

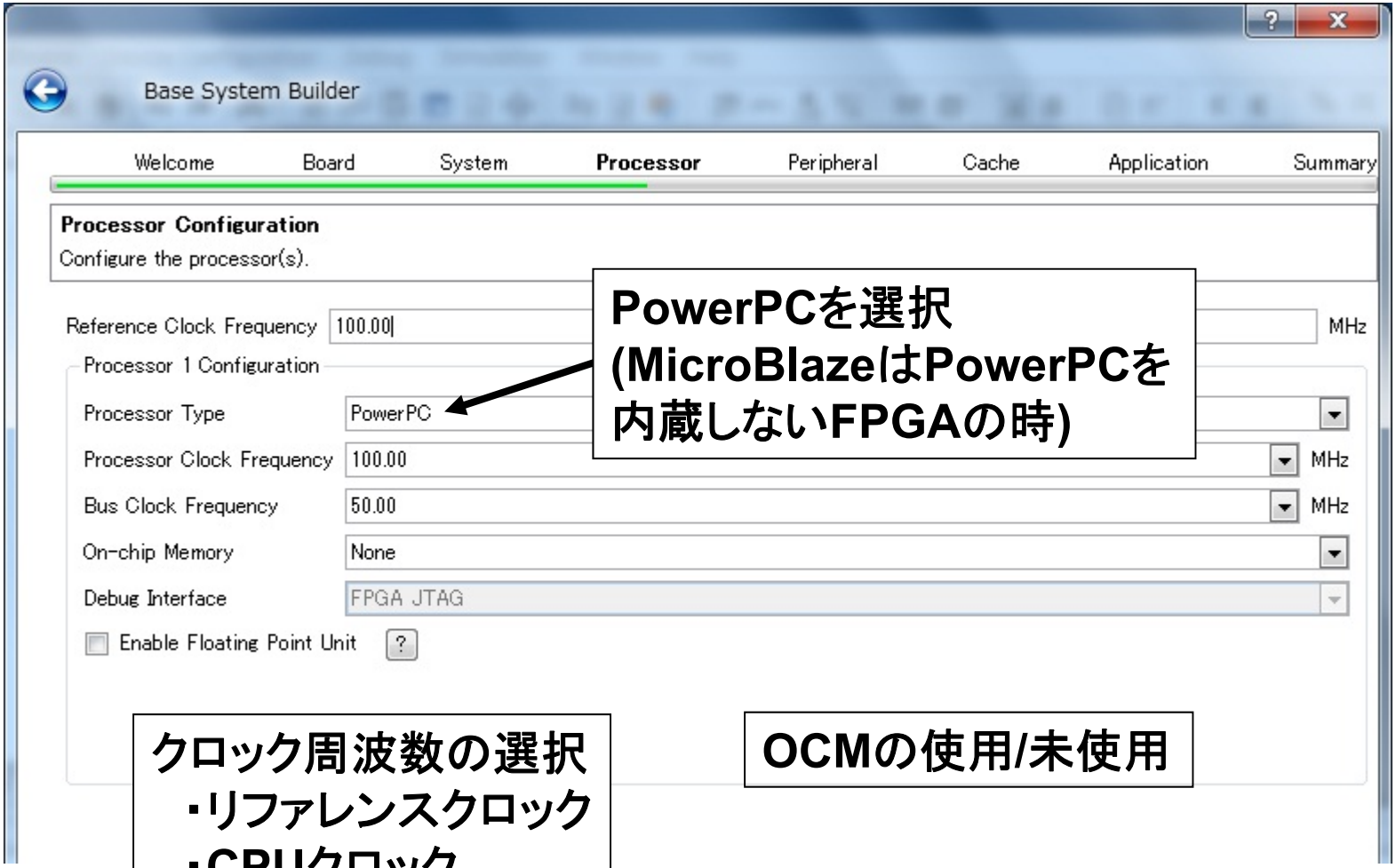
一覧にない場合（カスタムボード）

BSB(Base System Builder)(5)

Magna
OFDM Technology Leader



BSB(Base System Builder)(6)



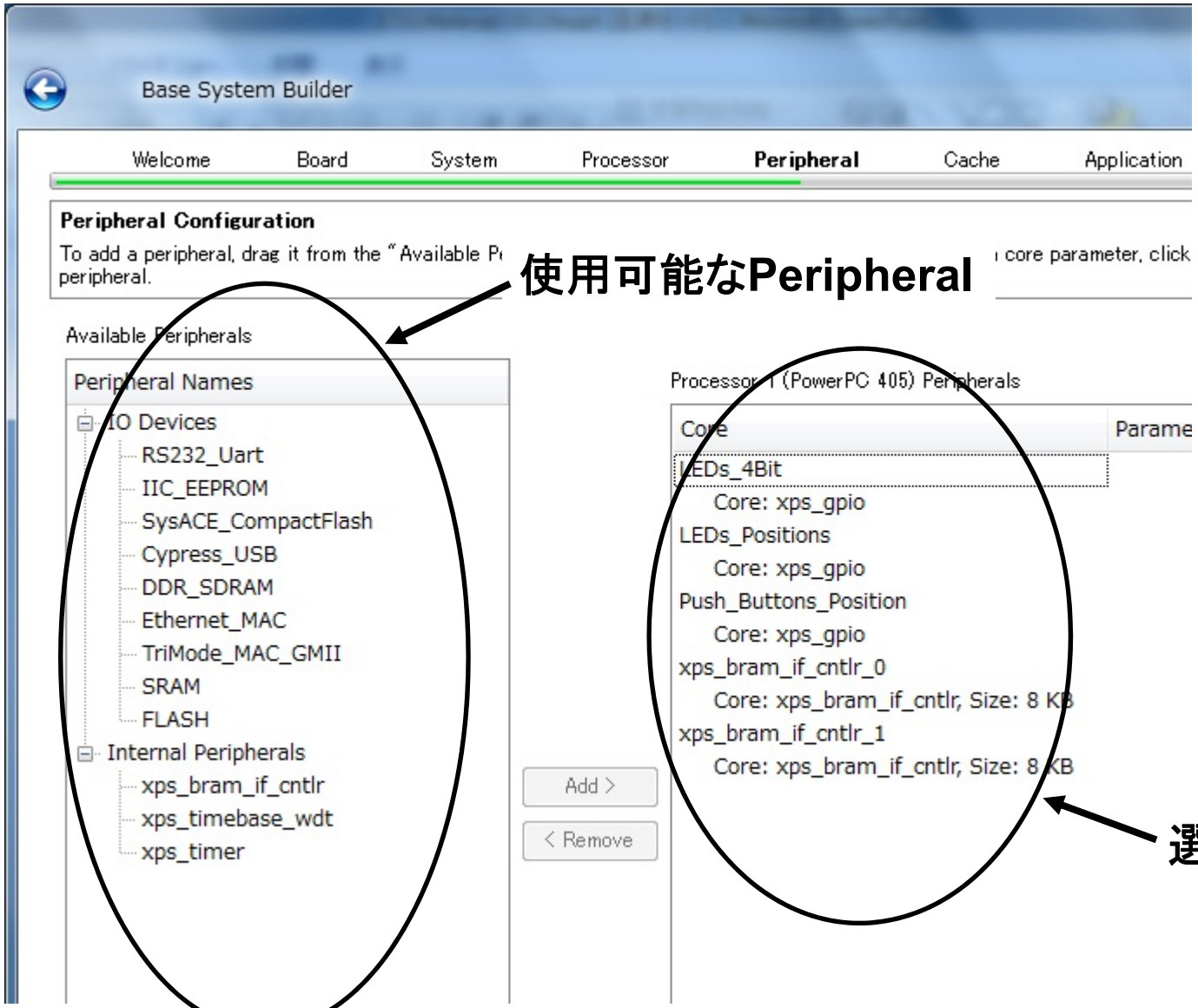
PowerPCを選択
(MicroBlazeはPowerPCを内蔵しないFPGAの時)

クロック周波数の選択
- リファレンスクロック
- CPUクロック
- バスクロック

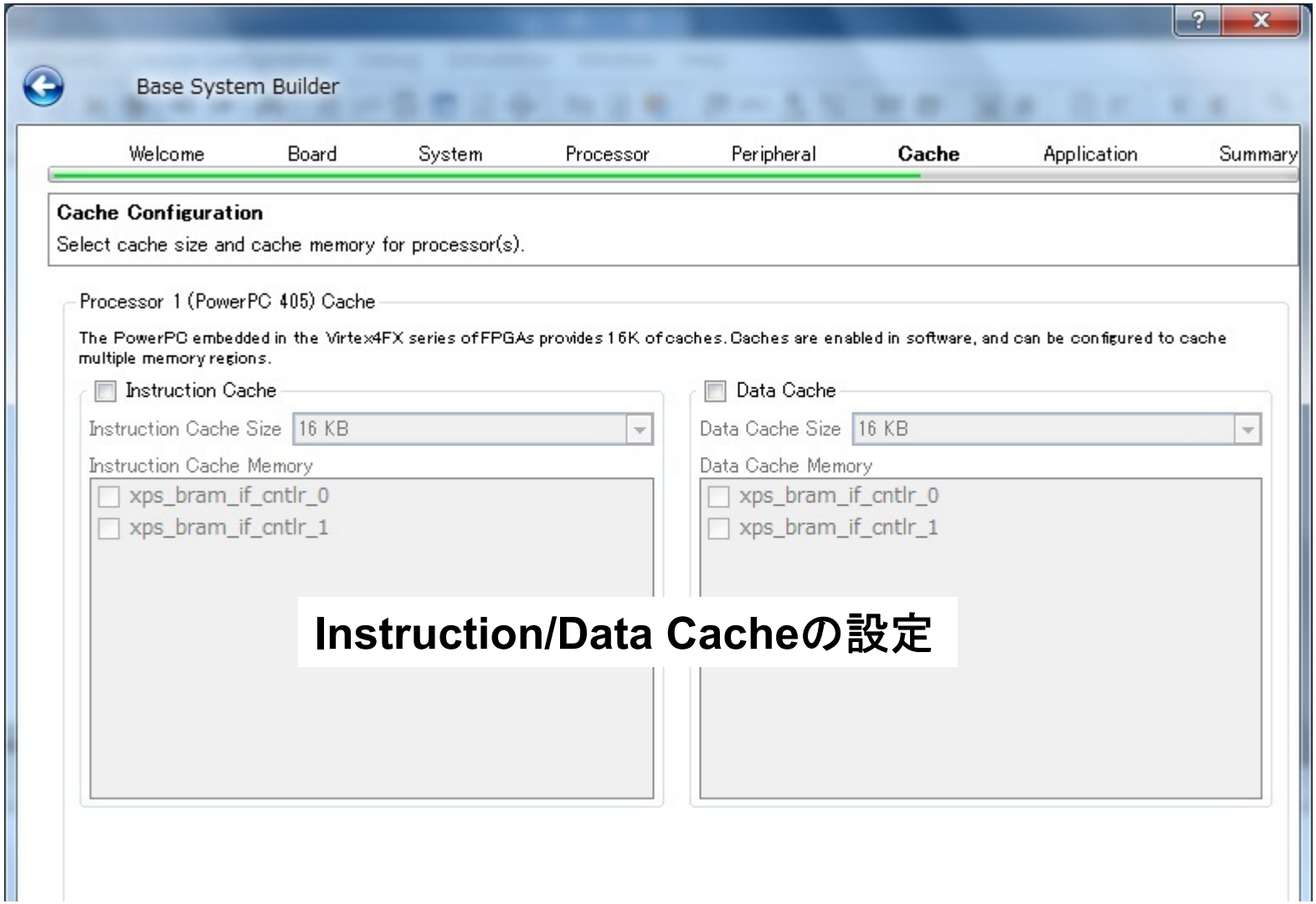
OCMの使用/未使用

BSB(Base System Builder)(7)

Magna
OFDM Technology Leader



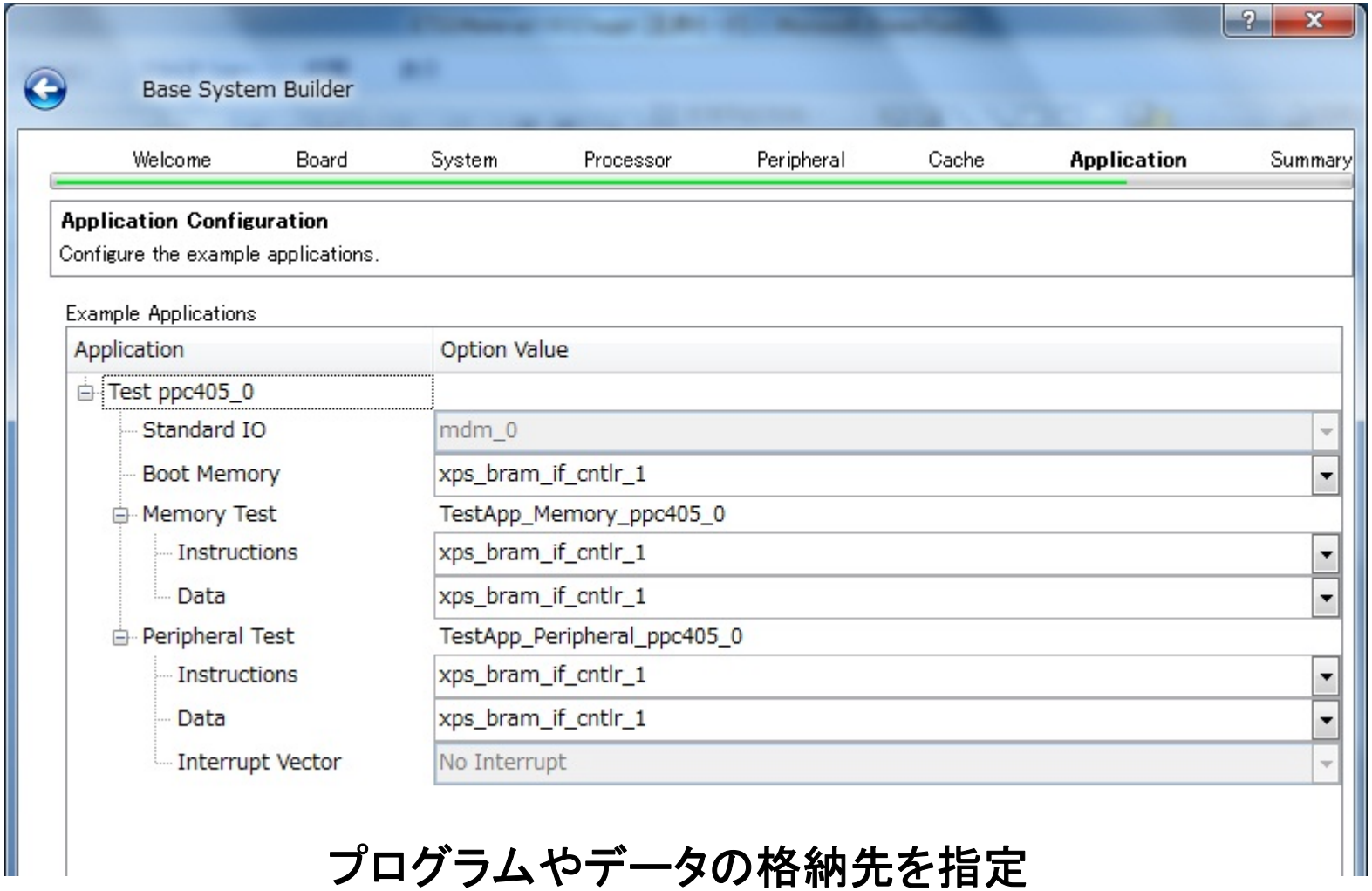
BSB(Base System Builder)(8)



Instruction/Data Cacheの設定

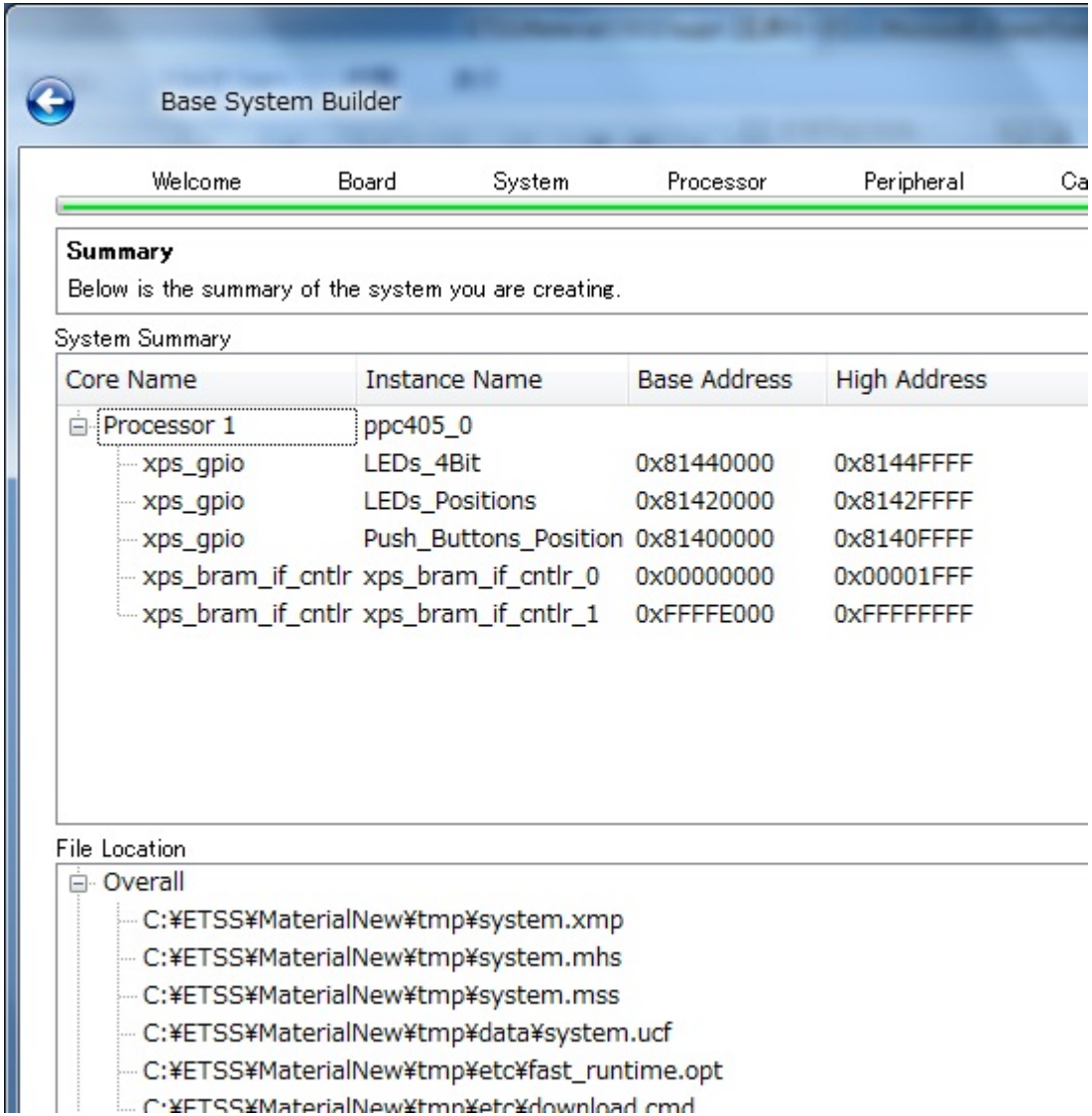
BSB(Base System Builder)(9)

Magna
OFDM Technology Leader



プログラムやデータの格納先を指定

BSB(Base System Builder)(10)



Summary確認画面

Bit File 生成

- BitFile生成
  - メニューのHardware → Generate Bitstream
  - …¥implementation¥system.bitが生成される

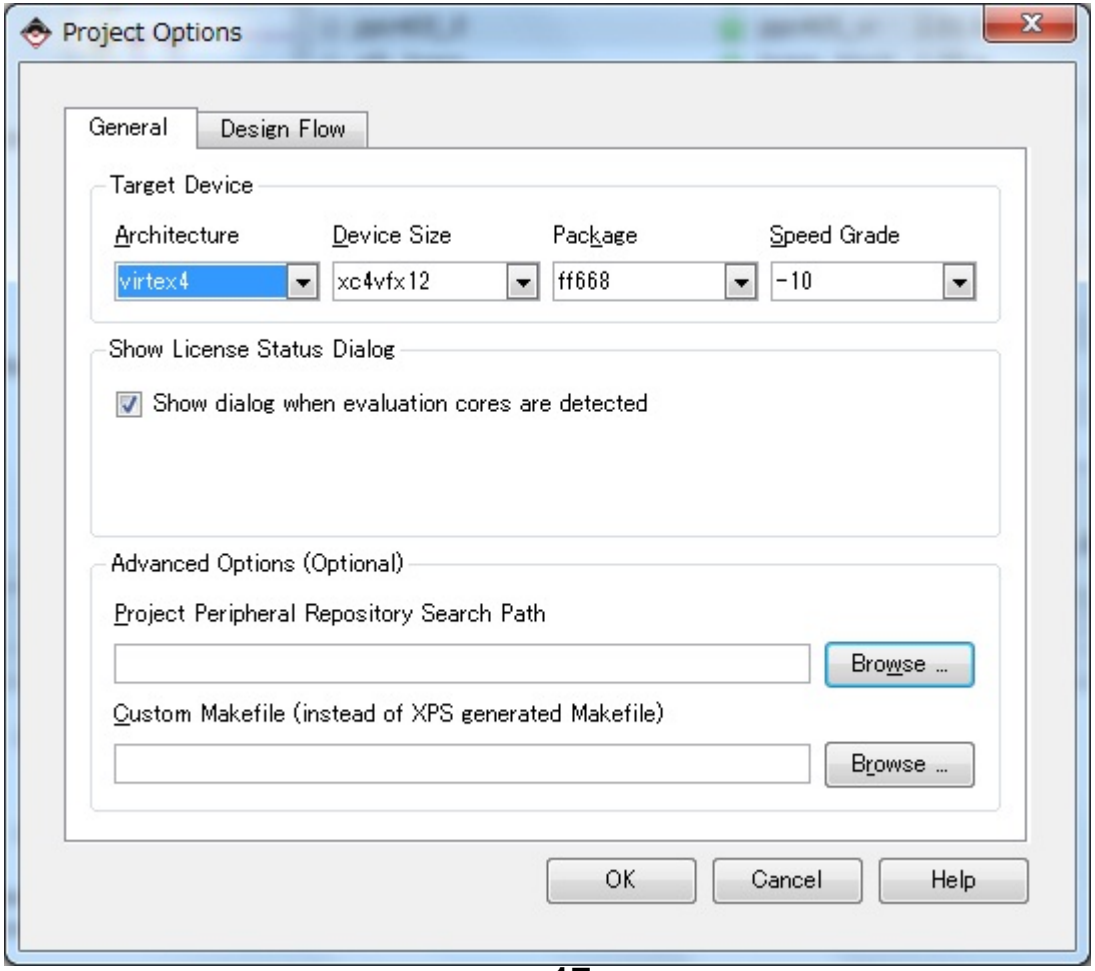
- BitFile再生成
  - メニューのDevice Configuration → Update Bitstream
  - Cソースをコンパイルし ELFファイルを生成（ファイル名は executable.elf）
  - ELFをsystem.bitとマージし、…¥implementaiton¥download.bit を生成

FPGAにダウンロード

- FPGAボードへdownload
  - メニューのDevice Configuration → Download Bitstream
  - カスタムボードなどの時は、ISEのiMPACTを使って手動でダウンロードする

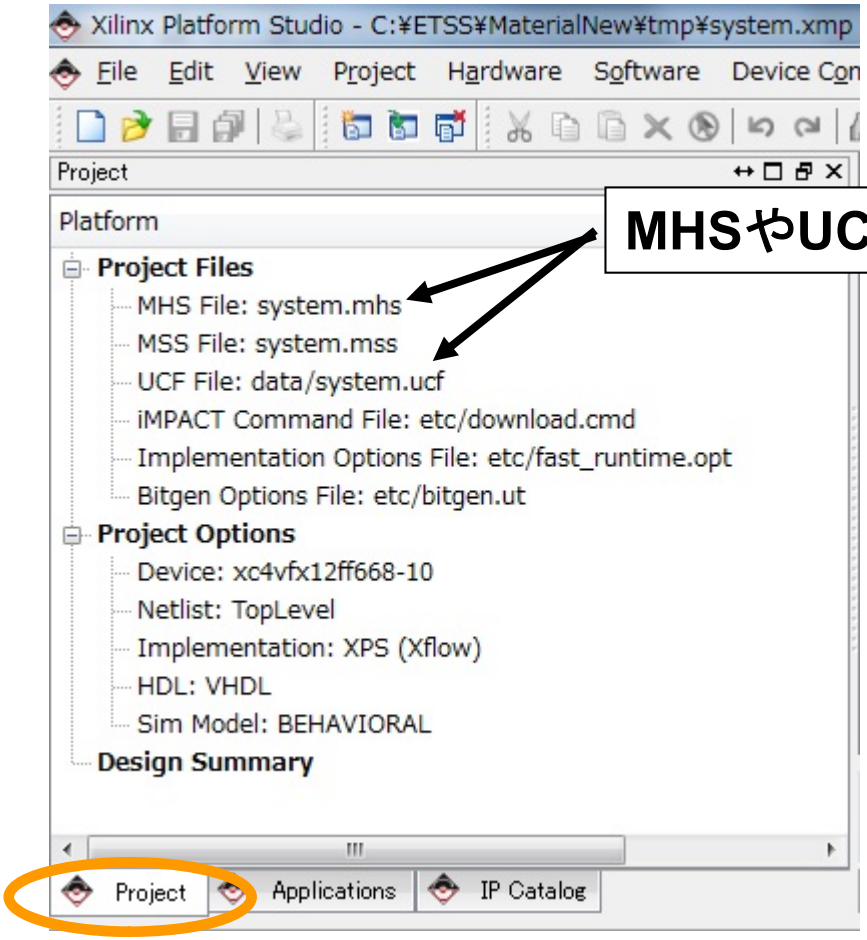
オプション設定

- **Project Option**
  - メニューのProject → Project Options
  - FPGAデバイスの変更やユーザIPの格納先を指定



Projectタブ

- MHSファイルやUCFファイルを表示



MHSファイル

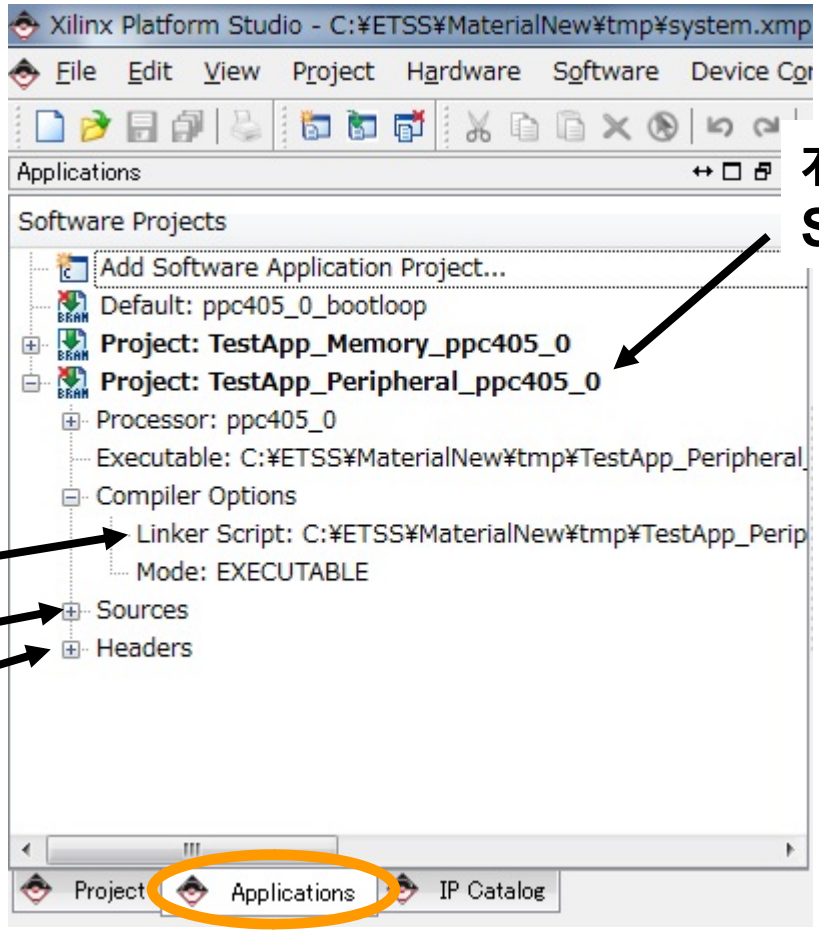
- MHSファイルとは
  - PowerPCと周辺RAMやPeripheralとの接続を表したTextファイル
  - 外部ポートも記述
  - 各コアのパラメータ設定
  - 慣れるとGUIではなく、MHSを直接編集

```
PORT EXT_I = EXT_I, DIR = I, VEC = [0:7]
PORT SCLK = SCLK, DIR = I, SIGIS = CLK, CLK_FREQ = 100000000

BEGIN proc_sys_reset
PARAMETER C_EXT_RESET_HIGH = 0
 PORT Ext_Reset_In = sys_rst_s
 PORT Slowest_sync_clk = sys_clk_s
 PORT Chip_Reset_Req = C405RSTCHIPRESETREQ
 PORT Core_Reset_Req = C405RSTCORERESETREQ
END
```

Applicationsタブ

- Cソースファイル、ヘッダファイル、リンカスクリプト追加・削除・編集
- コンパイルオプション設定

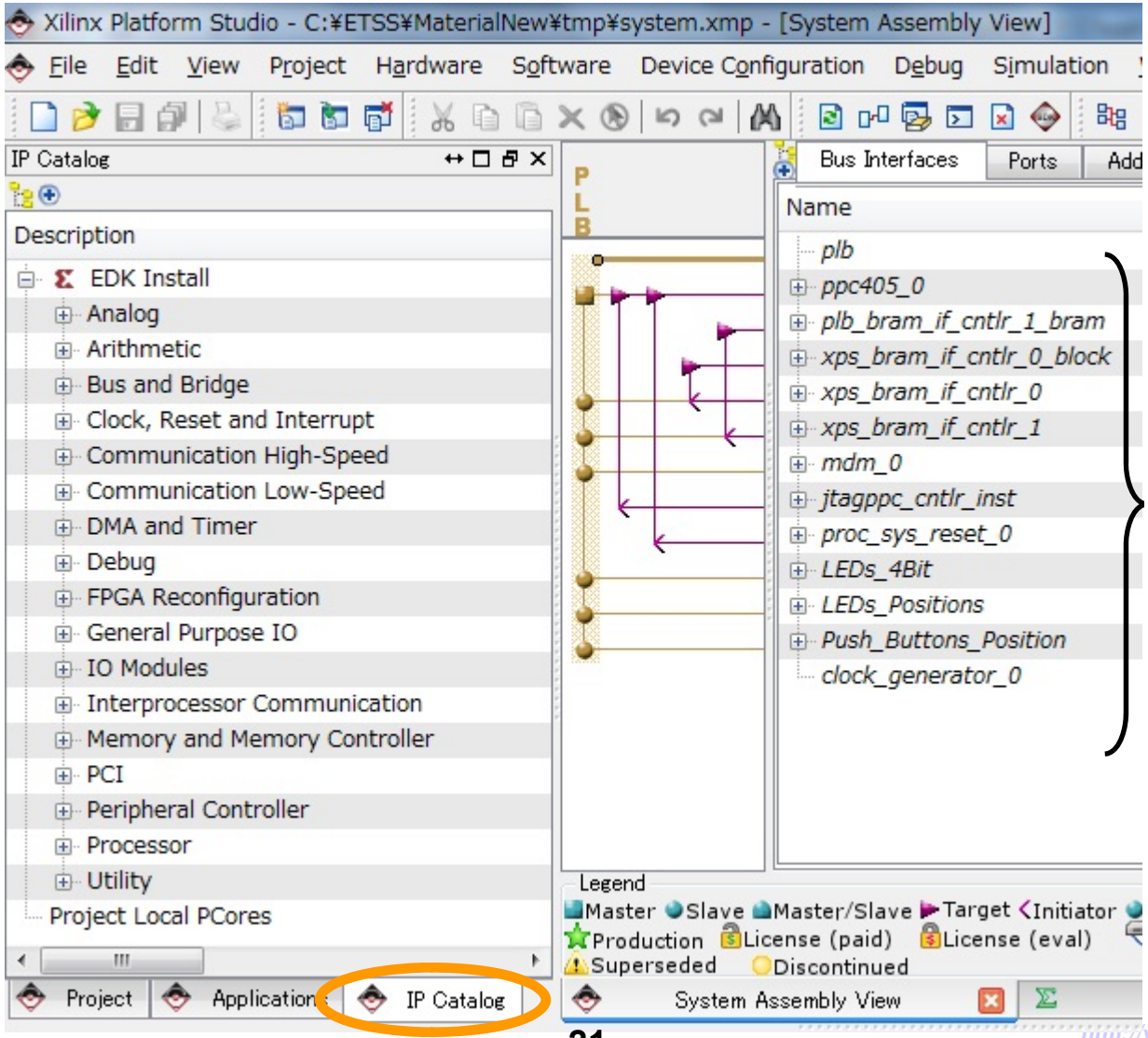


右クリックで
Set Compiler Options

linker script,
source file,
header file

コアの追加・削除

- コア（Peripheral)の追加・削除



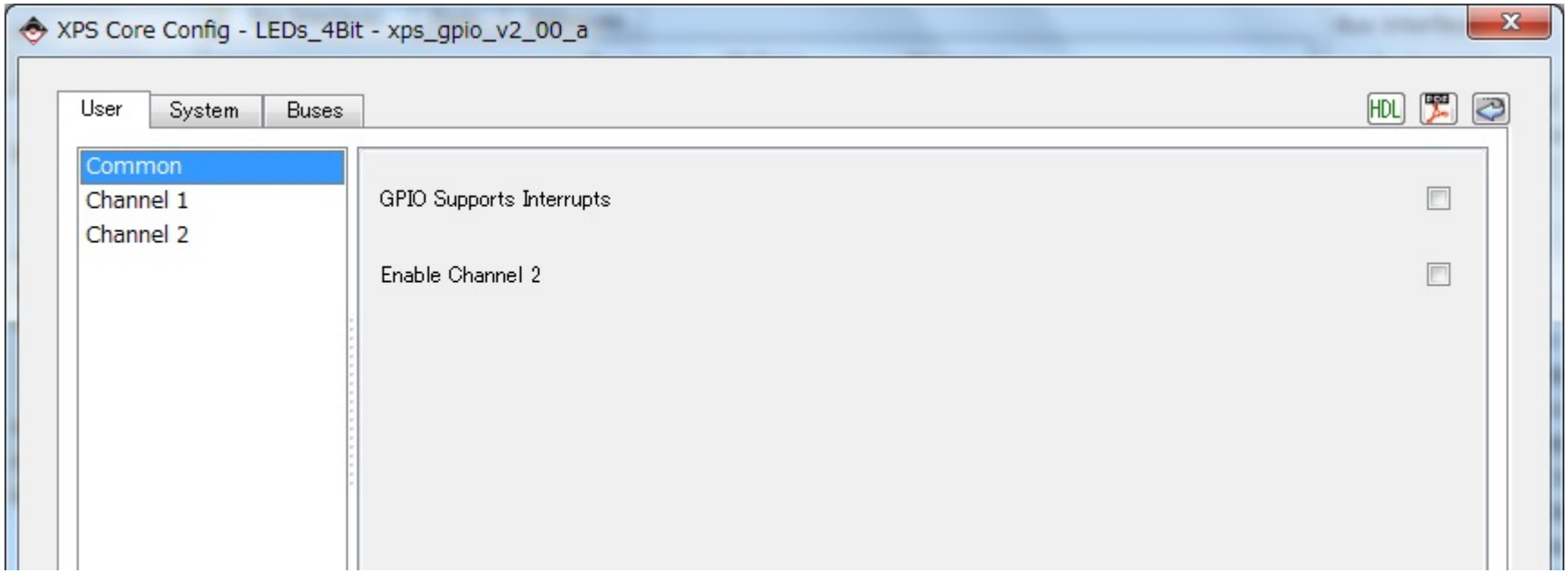
一覧から
コアを選択
して追加

使用中のコア

右クリックで
delete、設定

コアのパラメータ設定

- 使用しているコアのパラメータ設定
  - コアを選択し右クリックでConfigure IP
  - MHSファイルへ直接記述する事も可能



Clean, Debugメニュー

- 生成された各種ファイルの削除
  - Clean Hareware
  - Clean Netlist
  - Clean Software
  - Clean Programs　など
- デバッガ
  - メニューのDegug → Debug XMD、Debug Software Debuggerの実行でデバッガを接続可能
  - ブレイクポイント、ステップ実行、内部メモリ参照、変数参照等

演習Lab1を行ってください

2. PowerPCシステム設計について

組み込みシステム設計

組み込みシステム設計でまず理解しておきたい事

- バスの種類と各バスの特徴
- 主要なPeripheralの機能
- アドレッシング
- RAM容量
- アーキテクチャに特化した記述
- スタックとヒープ
- リンカ

バスの種類と特徴(1)

PowerPCシステムが持つバス(その1)

- PLB(Processor Local Bus)
  - PowerPCと直接接続されるバス
  - このバスに接続されているスレーブ(RAM, Peripheral)は高速で動作可能
  - プログラムやデータ領域を格納するRAMを接続するバス
  - データは64bitアクセス可能。アドレスは32bitアクセス
  - 各種Peripheralを接続するバス

旧バージョンではペリフェラル用のバスとしてOPB(On-chip Peripheral Bus)が用意されていましたが、EDK12.1iでサポート対象外となっています。

バスの種類と特徴(2)

PowerPCシステムが持つバス(その2)

- OCM(On-Chip Memory Bus)
  - 最速のバス
  - Processor clockと同等もしくはそれに近いclockで動作可能 (<300MHz)
  - メモリを接続し、高速なInstruction/Dataを格納

主要なPeripheralの機能

以下はEDKで使えるフリーのPeripheral（一部）

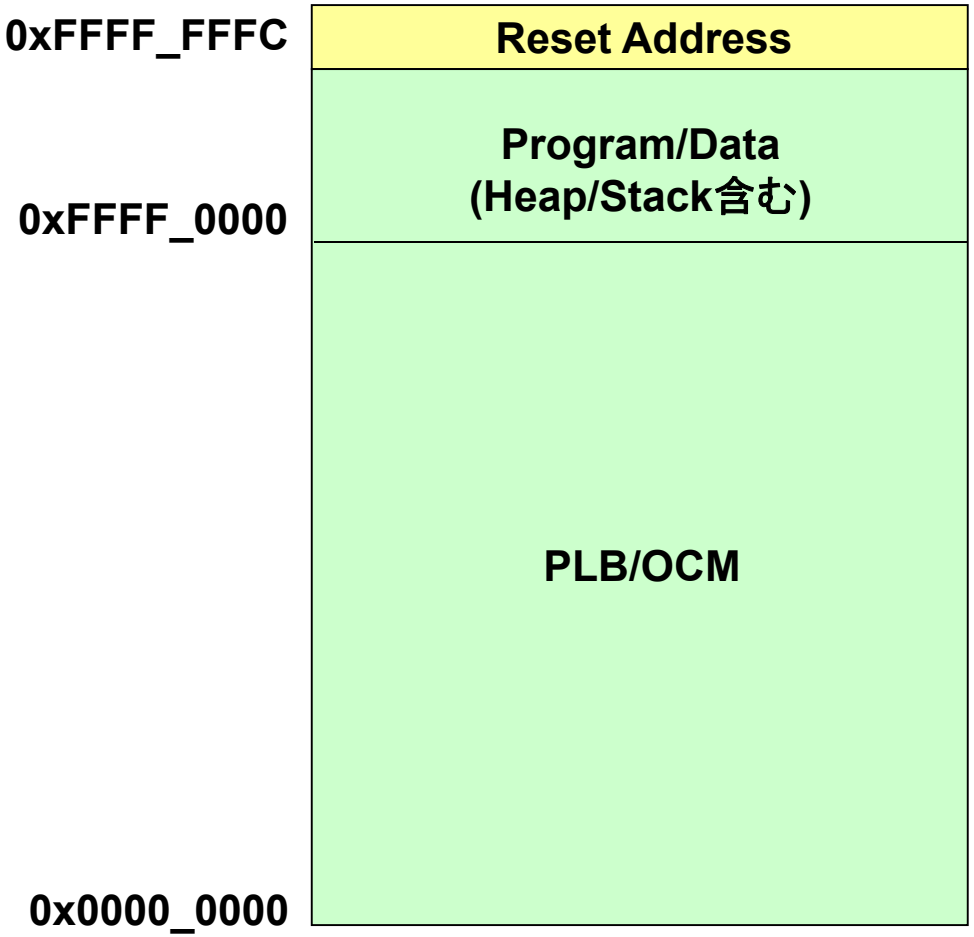
- GPIO ・・・ ‘1’, ‘0’を入力/出力する
- Uart ・・・ RS232（シリアルポート）経由で通信
- Timer ・・・ 時間の制御
- Interrupt Controller ・・・ 割り込みの制御
- DMA Controller ・・・ DMAの制御

- その他、サードパーティが提供する有償のPeripheral IPなどもある

- 各種Peripheralの機能詳細はData Sheetに記載

アドレッシング

PowerPCのメモリマップ



アドレスを決める時、
重複しないように注意が必要！！

RAM容量

RAM容量は限られている！！

- PCやUNIXマシン上でのプログラム実行はRAM容量を意識しない

- 組み込みの場合はRAM容量に制限がある
  - FPGAが持つ総RAM容量
  - プログラム、データを格納するRAM容量

アーキテクチャに特化した記述

アーキテクチャに特化した記述を把握しておく

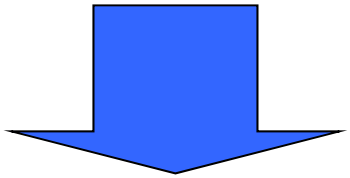
- 下記はアーキテクチャに特化した関数

```
sys_status = XGpio_Initialize(&leds, XPAR_LED_DEVICE_ID);
```

- 下記は物理アドレスを使った記述

```
#define  rDMA_STS  (*(volatile unsigned char *)0x40020000)

rDMA_STS &= 0x01;
```



移植する場合は等価な記述へ置換する

スタックとヒープ

スタックとヒープを意識する

- スタック
  - 実行途中のデータを一時格納する領域
  - サブルーチンが呼び出された時、処理中のデータや戻りアドレスを一時的に退避させる
- ヒープ
  - スタックは関数が終わると自動消去されるが、自動消去されない領域
  - 確保、開放をユーザが行う
- EDKではデフォルトでそれぞれ1KB。リンカスクリプトで設定可
- スタックは知らず知らずの内に積み上がるので要注意
- 容量を超えるとハングアップする

リンカ

リンカスクリプトを忘れてはならない

- 下記はリンカスクリプト一部

RAMの容量を変更したら
ココも合わせなければならない

```
MEMORY
{
xps_bram_if_cntlr_1 : ORIGIN = 0x20000000, LENGTH = 0x00001FFF
xps_bram_if_cntlr_2 : ORIGIN = 0x40000000, LENGTH = 0x003FFFFF
}
SECTIONS
{
        .text : { *(.text) } > xps_bram_if_cntlr_1
        .data : { *(.data) } > xps_bram_if_cntlr_2
        .bss  : { *(.bss) *(COMMON) } > xps_bram_if_cntlr_2
}
```

RAMのBASE ADDRESSを変更したら
ココも合わせなければならない

３．基本的なソフトウェアの記述

ポーリング

- ポーリングの例

```
do{

    h_sts = read_hw_status( );
      if(h_sts==TRUE){
          処理A
      }

    f_sts = func1( );
      if(f_sts==TRUE){
             func2( );
             func3( );
      }

}while(1)
```

- ある事象の発生を定期的にチェックし処理を行う
- func2,func3の処理が重い場合、処理Aのリアルタイム応答性が崩れる
- プログラムの記述自体は比較的簡単

よく使用するGPIOの記述(1)

- **GPIOの初期化記述**

```
sys_status = XGpio_Initialize(&leds, XPAR_LED_DEVICE_ID);
                                      ポインタ,  デバイスID
```

デバイスID
→ XPAR_インスタンス名_DEVICE_ID　（すべて大文字）
→ インスタンス名はMHSに記載

- **GPIOのIN/OUT設定**

```
XGpio_SetDataDirection(&leds,  1,  0x80);
                              ポインタ, チャンネル, direction
```

チャンネル
→ 1 or 2　2チャンネルあるIOの内どちらを使うか

direction
→ 0=出力、1=入力　各ビット毎に設定する

よく使用するGPIOの記述(2)

- **GPIOで“0”や“1”を出力する記述**

```
XGpio_DiscreteWrite(&leds,  1,  0x5 );
```

ポインタ，チャンネル，出力値

出力値
→ bit毎に “0” or “1”を指定

```
XGpio_DiscreteWrite(&leds,  1,  out1 );
```

- **GPIOで入力値を取得する記述**

```
input1 = XGpio_DiscreteRead(&gpio_from, 1);
```

ポインタ，チャンネル

演習Lab2を行ってください

割り込み

- 割り込みの例

```
main () {
     do{
       f_sts = func1( );
       if(f_sts==TRUE){
         func2( );
         func3( );
       }
     }while(1)
}

sts_handler () {    // 割り込みハンドラ
     処理A
}
```

- リアルタイム応答性が保たれる
- プログラムの難易度がややup(割り込みの制御が面倒になる)

割り込みセットアップ(1)

- 割り込みハンドラ登録

```
XExc_RegisterHandler( XEXC_ID_NON_CRITICAL_INT,
                      (XExceptionHandler)XIntc_InterruptHandler,
                       &intc );
```

- 割り込みハンドラコネクト

```
sys_status = XIntc_Connect( &intc,
             XPAR_XPS_INTC_PLB_USR_CNTLR_EVT_INTR,
             (XInterruptHandler)CDC_Handler,
             (void *)0 );
```

→XPAR_INTコントローラインスタンス名_割り込み発生デバイスインスタンス名_ポート名_INTR　（すべて大文字）

→ (XInterruptHandler)割り込みハンドラ名

割り込みセットアップ(2)

- GPIO割り込みイネーブル

```
XGpio_InterruptEnable(&pushs, 0x1);
XGpio_InterruptGlobalEnable(&pushs);
```

- 割り込み許可

```
XIntc_Enable(&intc,  XPAR_XPS_INTC_PLB_USR_CNTLR_EVT_INTR);
```

→XPAR_INTコントローラインスタンス名_割り込み発生デバイスインスタンス名_ポート名_INTR　（すべて大文字）

割り込みセットアップ(3)

- 割り込みクリア（セットアップ時）

```
XIntc_Acknowledge(&intc, XPAR_XPS_INTC_PLB_USR_CNTLR_EVT_INTR);
```

- 割り込み許可（全体）

```
XExc_mEnableExceptions(XEXC_NON_CRITICAL);
```

- 割り込みスタート

```
sys_status = XIntc_Start(&intc, XIN_REAL_MODE);
```

- GPIO割り込みクリア（割り込み処理終了時）

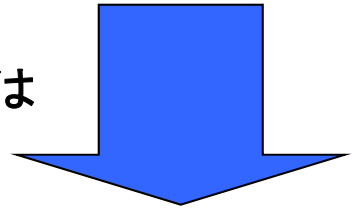
```
XGpio_InterruptClear(&pushs, 0x1);
```

4. EDKの使い方
（中級編）

ユーザIPの追加(1)

既存のPeripheralだけでは仕様を満たせない！

そんな時は



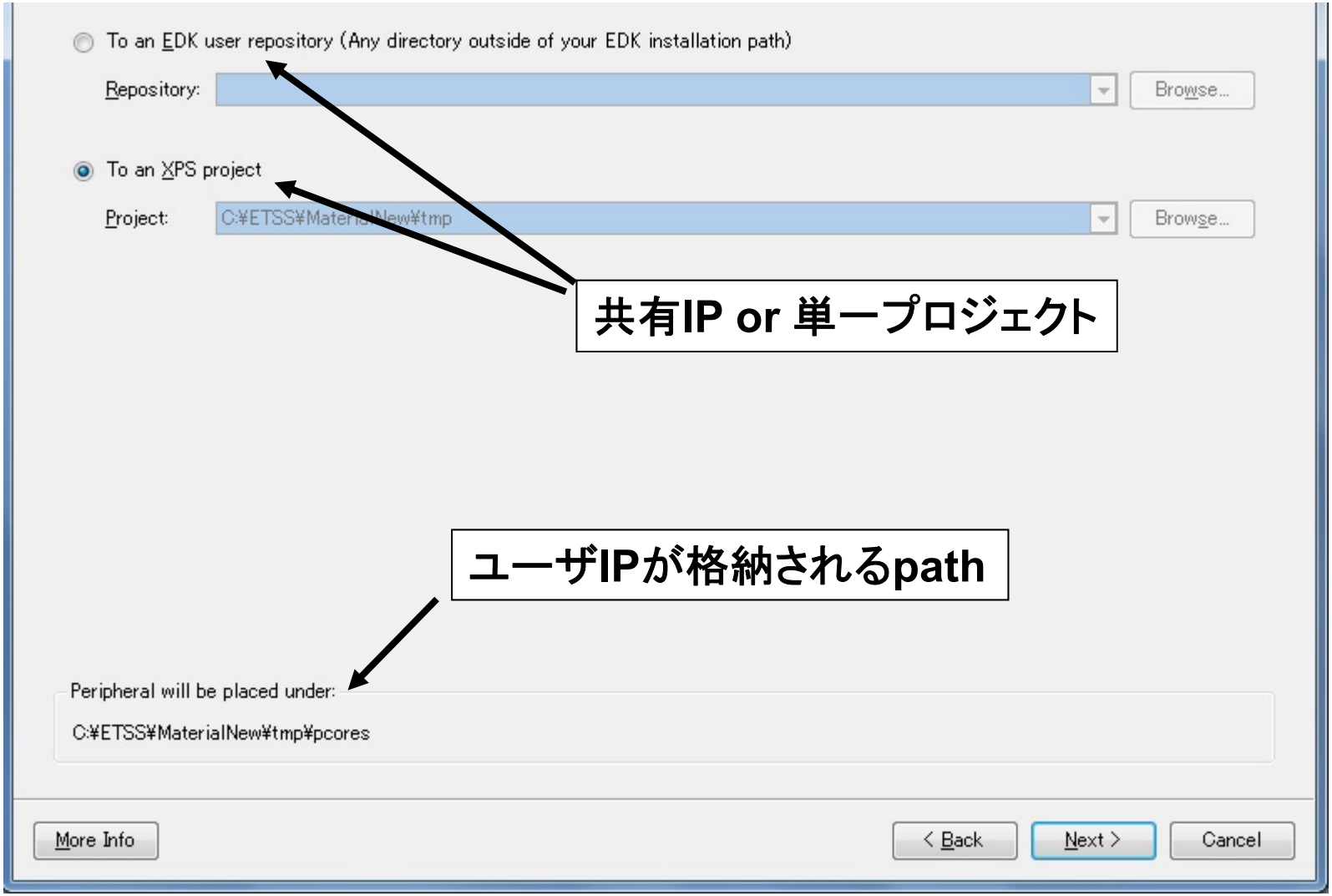
必要な機能を自作すればよい！

- EDKに設計済みのRTL回路をユーザIPとして取り込む事が可能
- PowerPCとのデータのやり取りは基本的にBRAM(dual port)経由

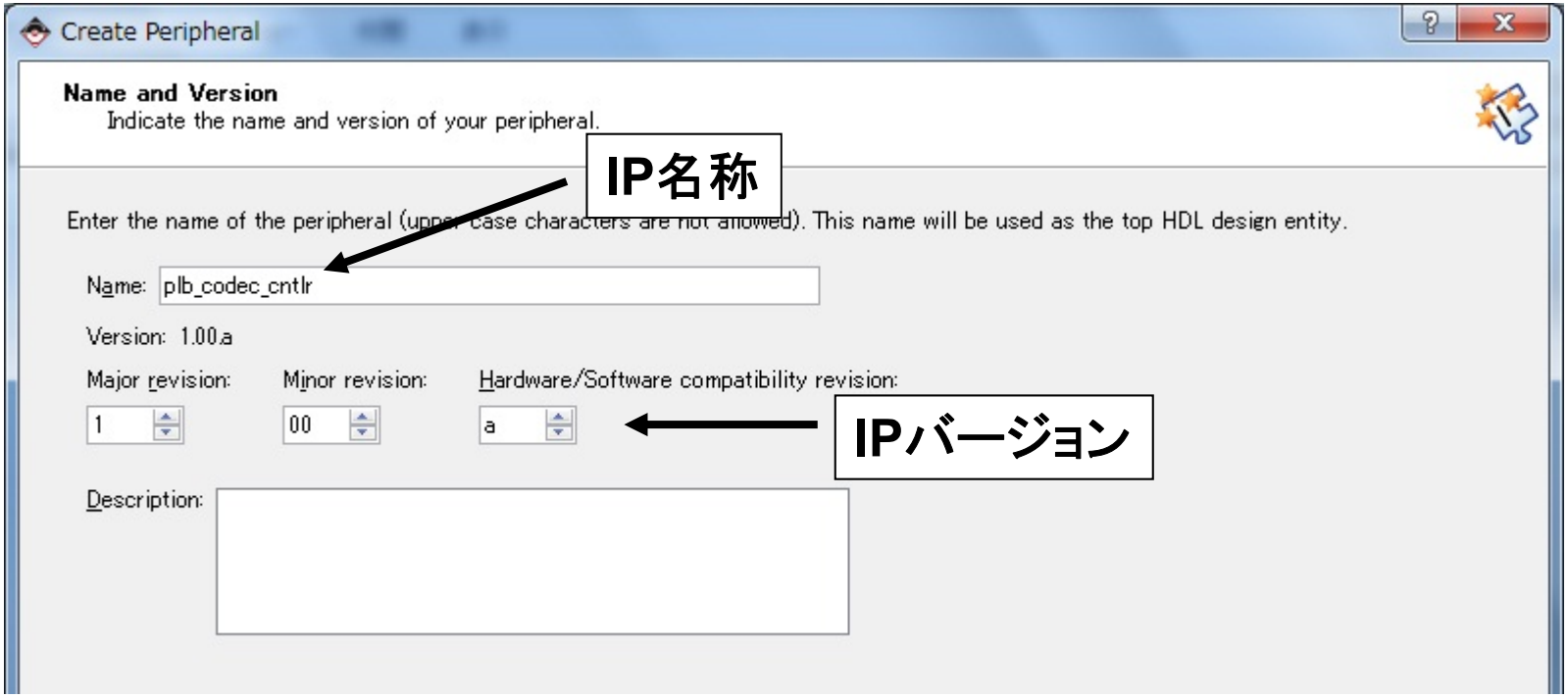
ユーザIPの追加(2)

- メニューのHardware → Create or Import Peripheralを実行

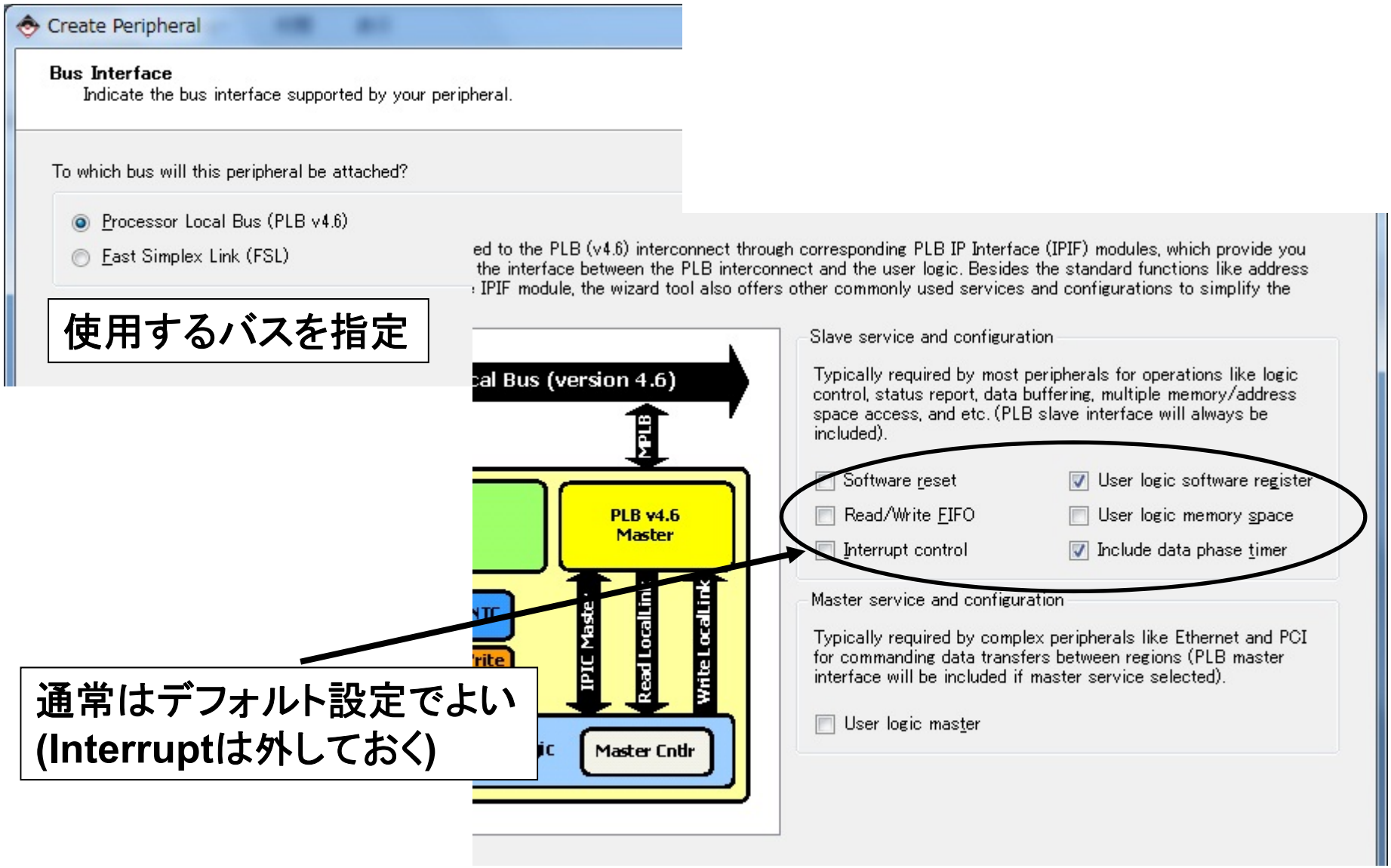
ユーザIPの追加(3)



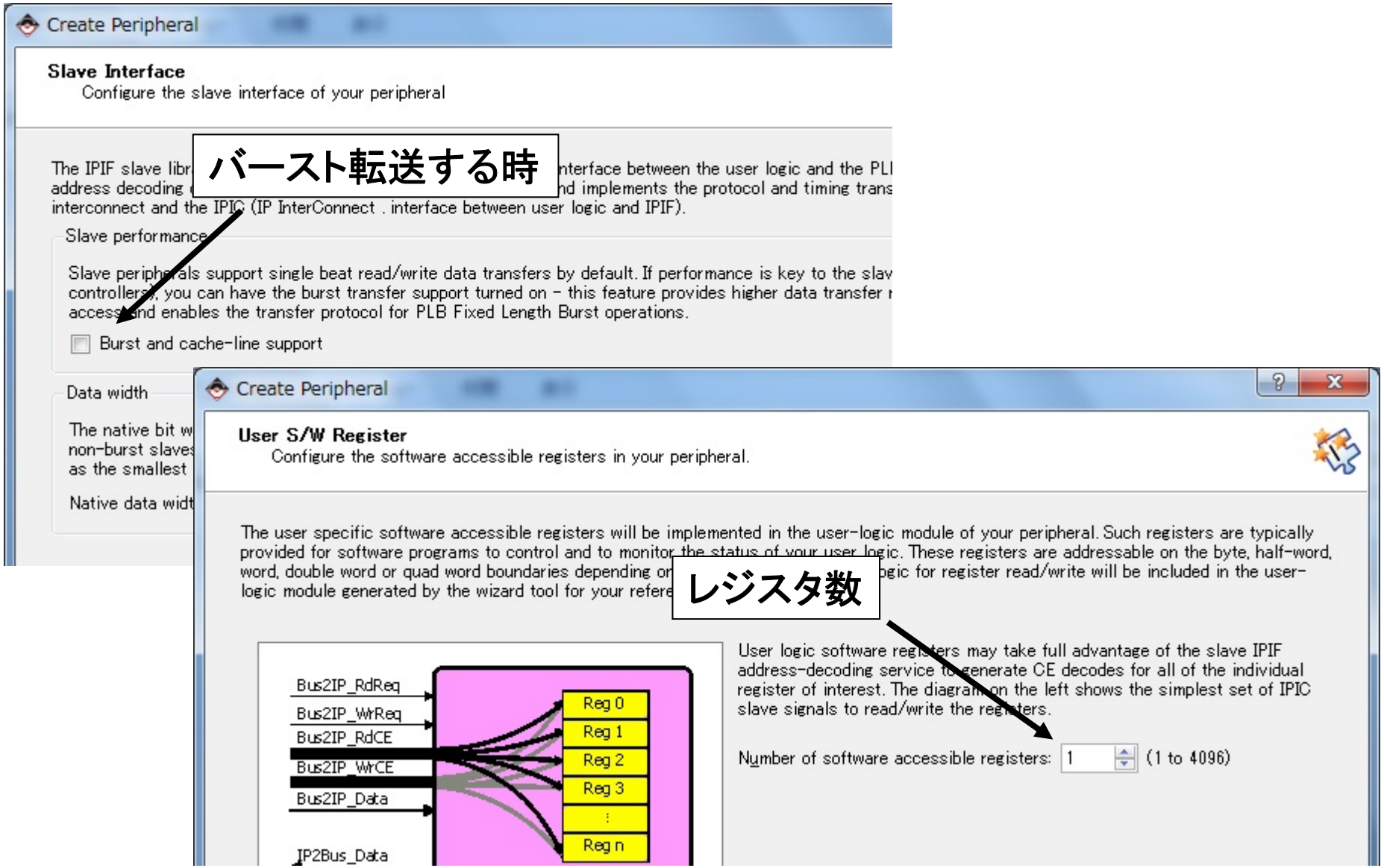
ユーザIPの追加(4)



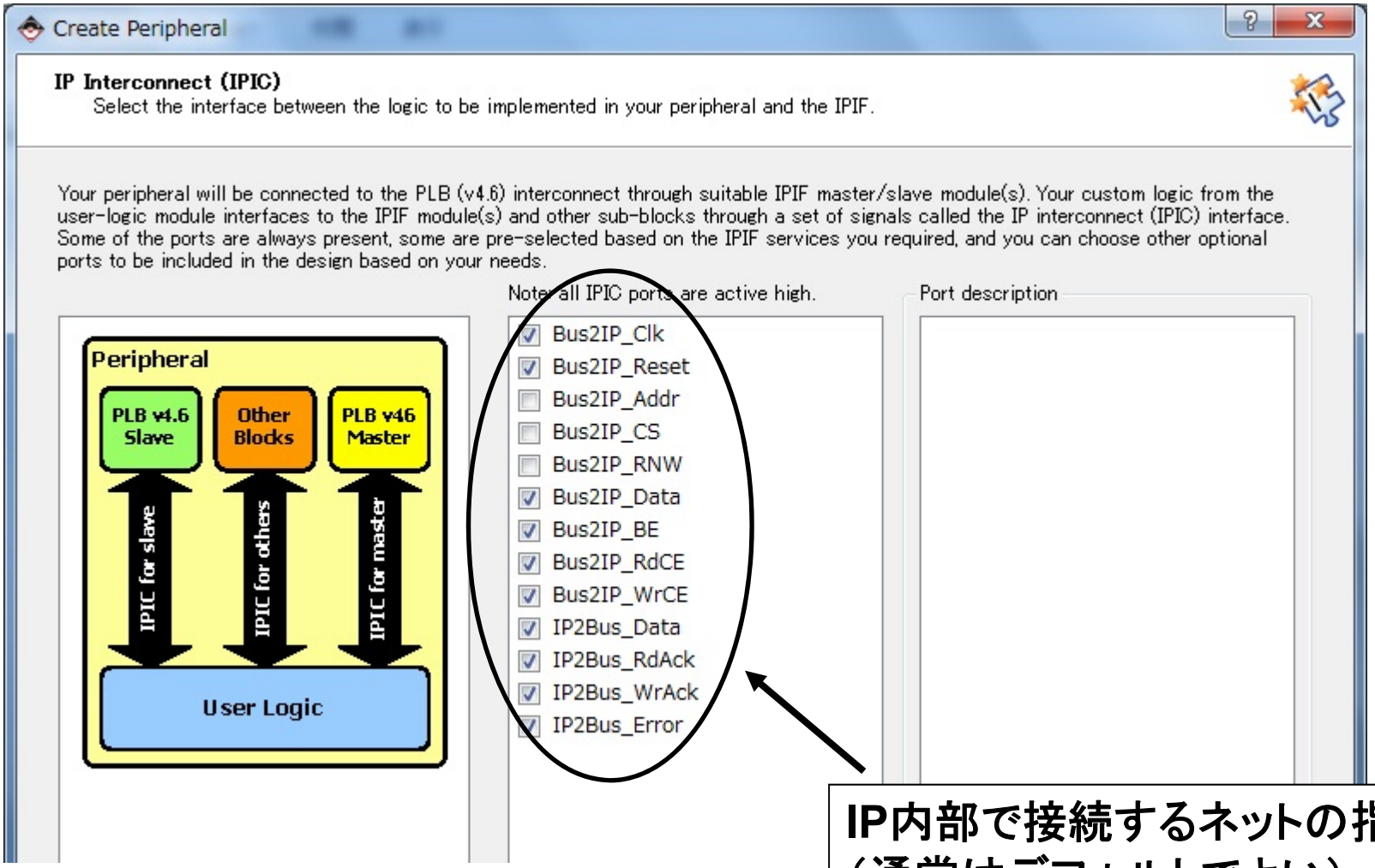
ユーザIPの追加(5)



ユーザIPの追加(6)

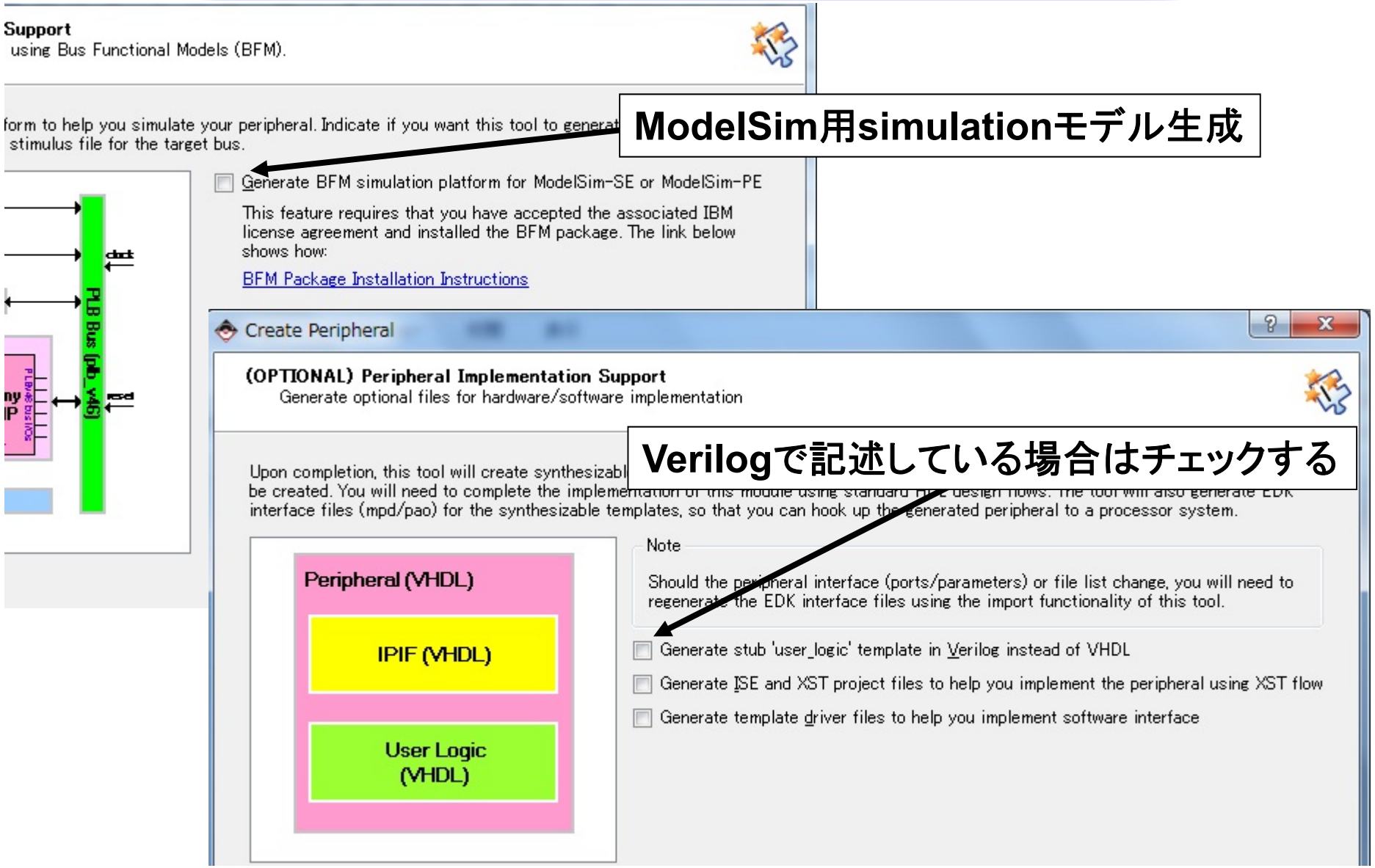

Create Peripheral
Slave Interface
Configure the slave interface of your peripheral
バースト転送する時
Slave performance
Burst and cache-line support
Data width
Create Peripheral
User S/W Register
Configure the software accessible registers in your peripheral.
レジスタ数
Bus2IP_RdReq
Bus2IP_WrReq
Bus2IP_RdCE
Bus2IP_WrCE
Bus2IP_Data
IP2Bus_Data
Reg 0
Reg 1
Reg 2
Reg 3
Reg n
Number of software accessible registers:
1
(1 to 4096)

ユーザIPの追加(7)



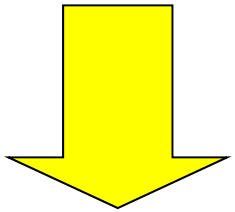
IP内部で接続するネットの指定
（通常はデフォルトでよい）

ユーザIPの追加(8)



ユーザIPの追加(9)

- この時点では、まだユーザIPのラッパー部分しか作成していない



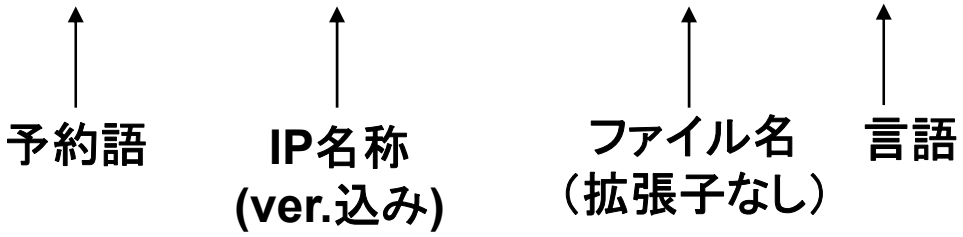
この後の作業

- RTLの微修正（BRAMに接続する記述）
- MPDファイルの修正
- PAOファイルの修正
- MHSファイルの修正
- UCFファイルの修正（必要に応じて）

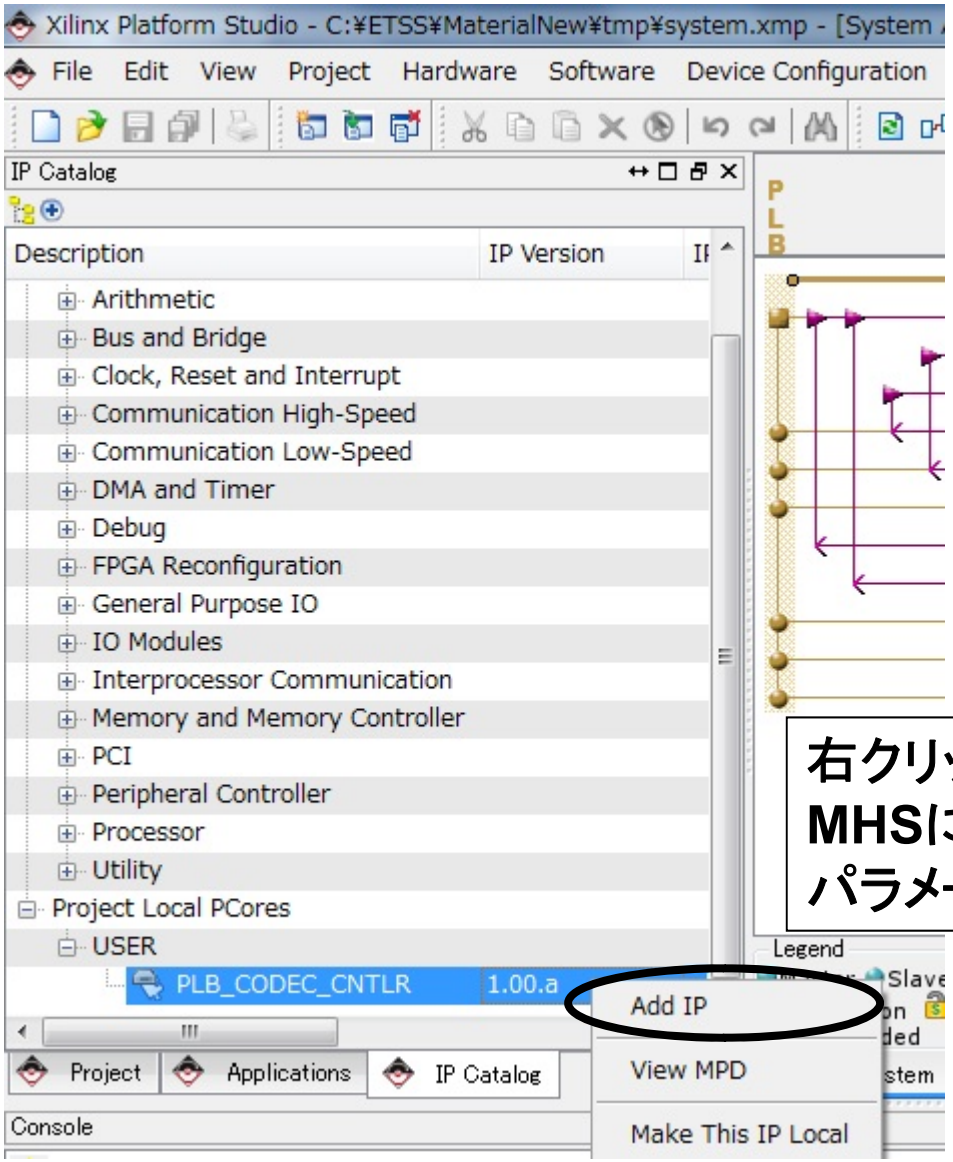
MPD,PAOファイル

- MPDファイル
  - ユーザIPのポートが記述されたTextファイル
  - 追加するポート(RAM I/F, その他)を記述する
  - PORT wen = "", DIR = O, VEC = [0:3]
  - PORT intr = "", DIR = O, SIGIS = INTERRUPT, SENSITIVITY = EDGE_FALLING

- PAOファイル
  - ユーザIPで使用するファイル(VHDL, Verilog)をリストする
  - lib opb_usrip_v1_00_a user_logic vhdl



ユーザIPの追加(10)



右クリックでAdd IPを実行。
MHSに反映されるので、ポートの追加やパラメータの追加・変更をする

演習Lab3を行ってください

5. PowerPCシステム設計（実践編）

本講座の最終ターゲット

既に設計済みのRTL回路にソフト処理を挿入する。

⇒PowerPCを入れ、ソフト処理を行うフェーズを追加する。

　つまり、組み込みシステムを完成させる！！

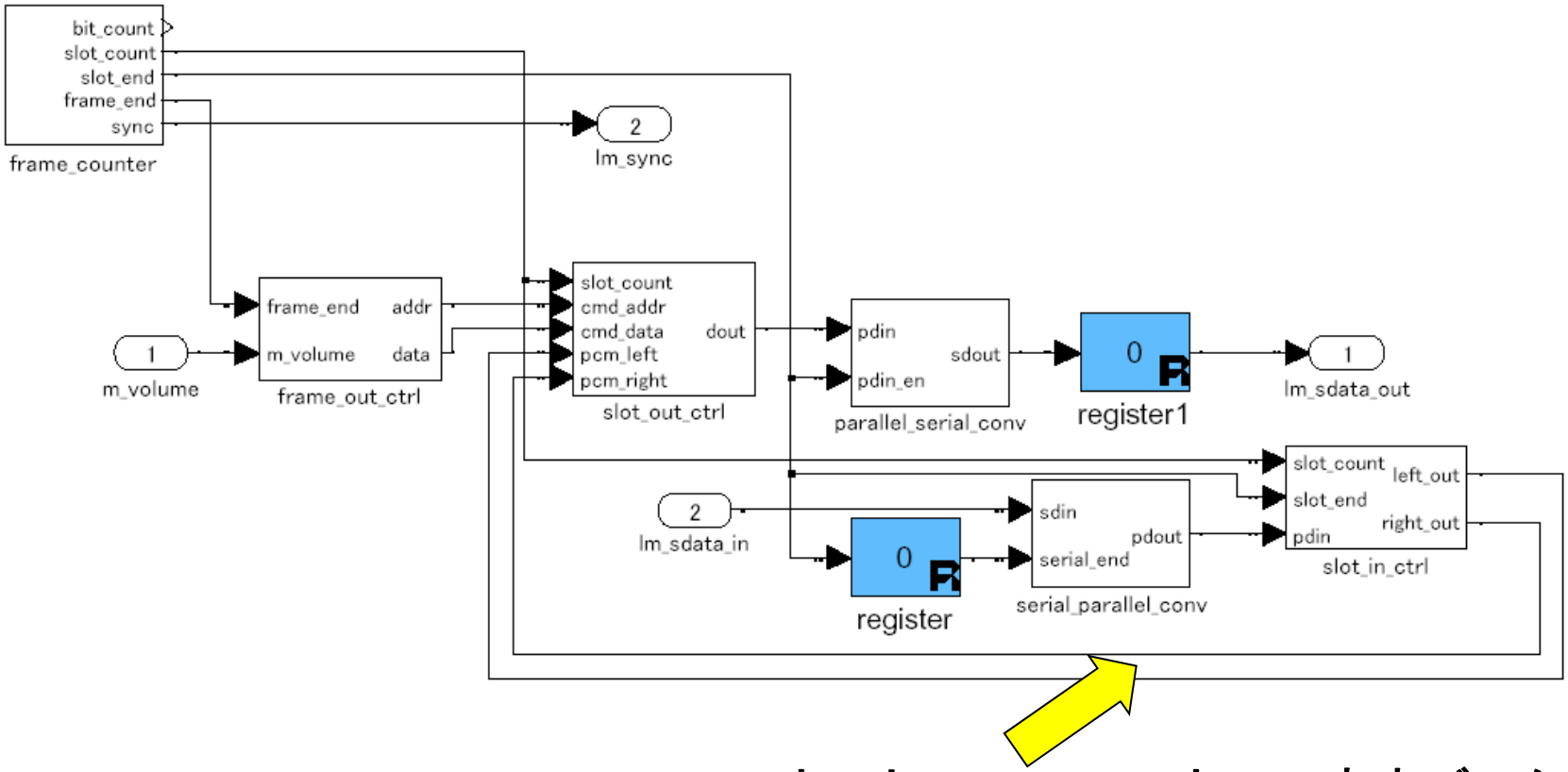
既に設計したRTL回路

履修済みの講座で設計したCodec制御回路の概要

- 外部インターフェースはシリアルのCodecチップ
- フレームから音声データを抽出
- シリパラ変換し20bitの音声データを生成
- 音声データをパラシリし、フレーム生成の後Codecチップへ出力

Codec 制御回路

Magna
OFDM Technology Leader



・Leftチャンネルと Rightチャンネルの音声データ
・各々20bit
・このパスにPowerPCを入れ、ソフト処理させる

システム完成までのStep

1．バッファRAMを使い、データをスルーさせる仕組みを作る。
　→動作的には変化なし

2．ノイズを混入するソフト処理を実装する。
　ON/OFF機能あり

3．LCDに情報を表示する

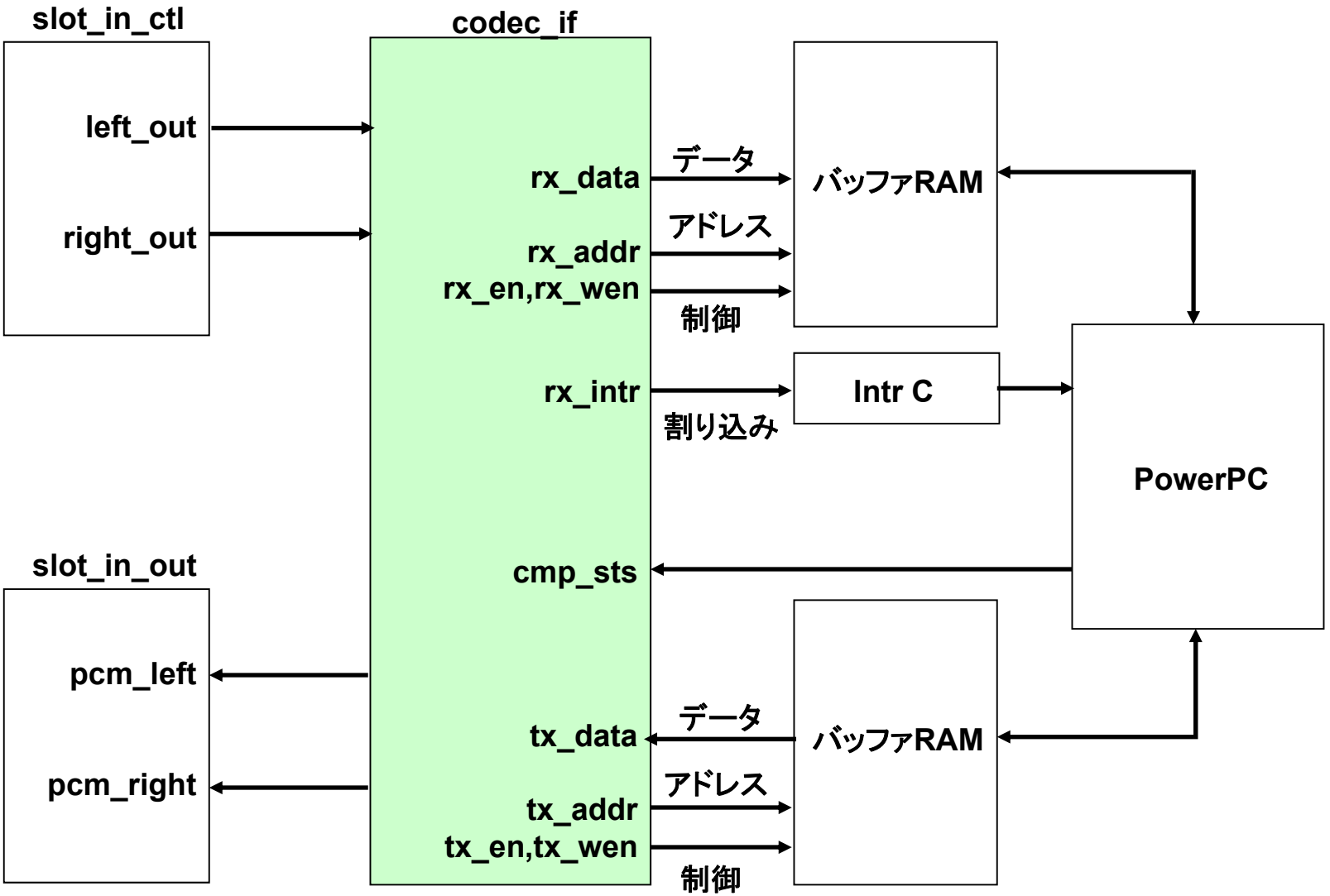
4．（ノイズフィルタを実装する）

Step1

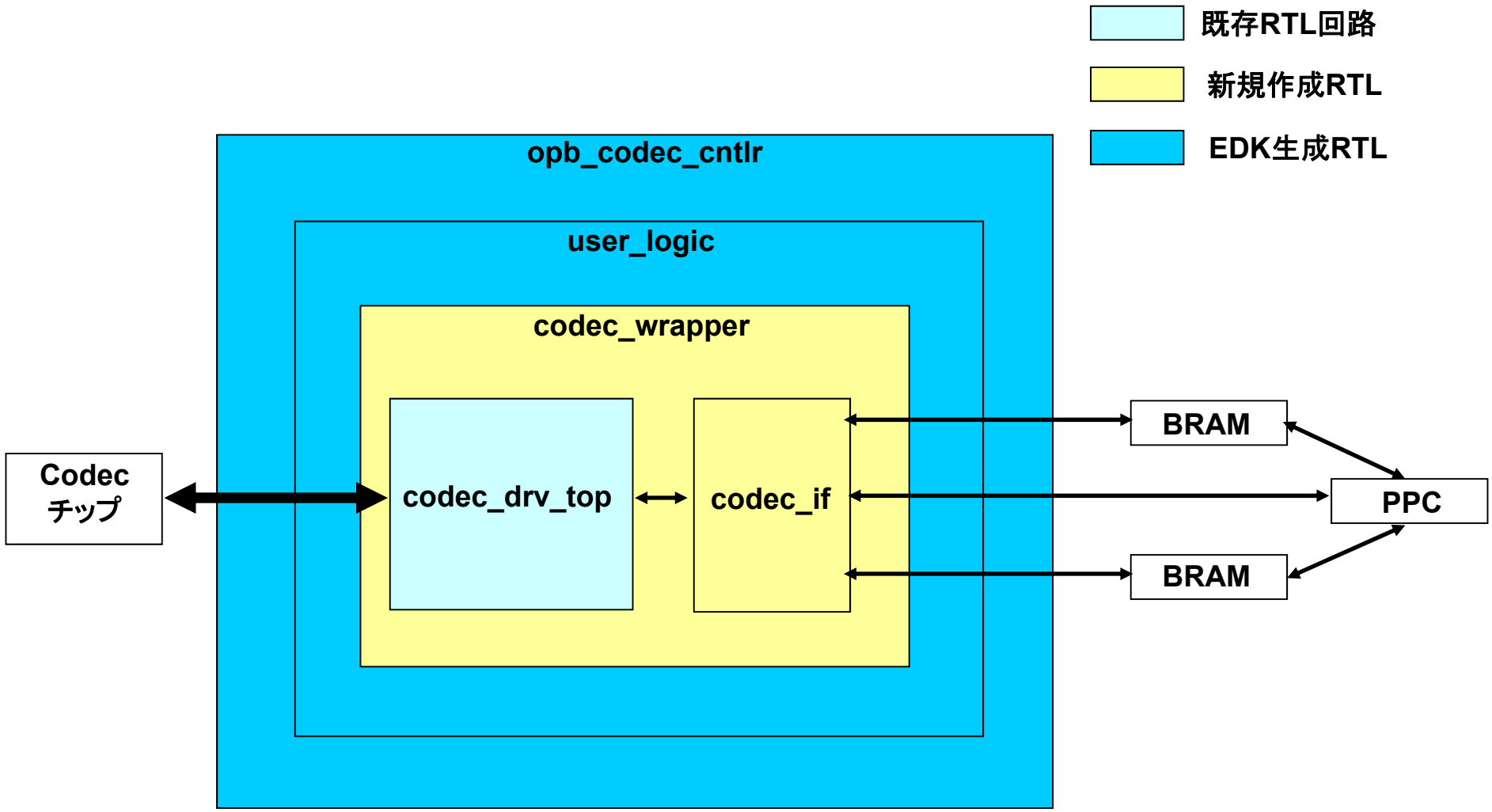
バッファRAMを使い、データをスルーさせる仕組みを作る

- Codec制御回路をユーザIPとして取り込む
- Codecチップからのデータレートと PowerPCバスのデータレートが異なるので、それを吸収するバッファRAMが必要
  同様にPowerPC→CodecもバッファRAMが必要
- RAMを読み書きする為のコントローラが必要
  （RAMイネーブル生成）
- 今回はPingPongバッファである必要はない
  また、DMAによるデータ転送も必要なし
- Cの記述は配列から配列にデータを代入するだけ

簡易ブロック図

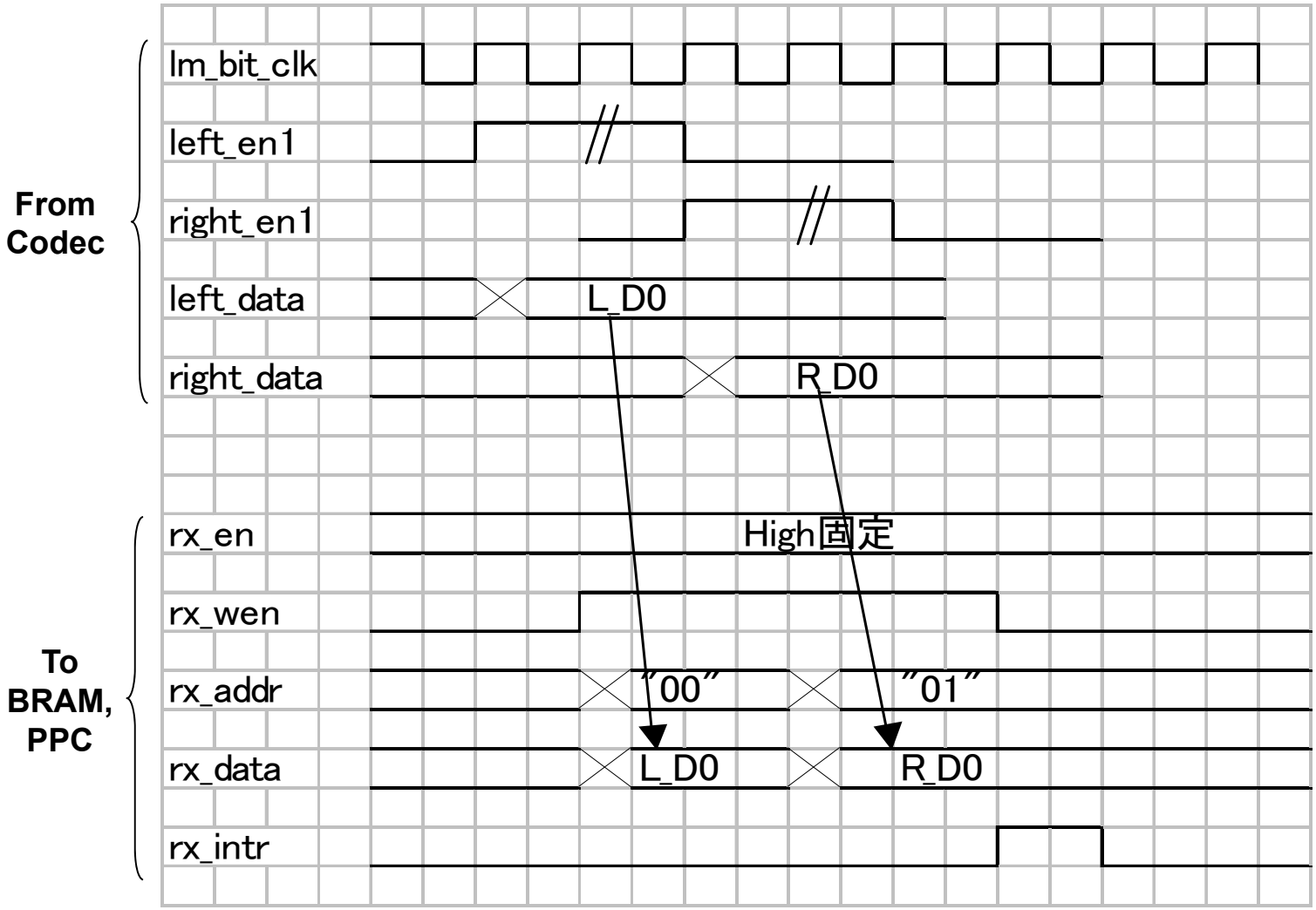


階層構造



タイミングチャート(1)

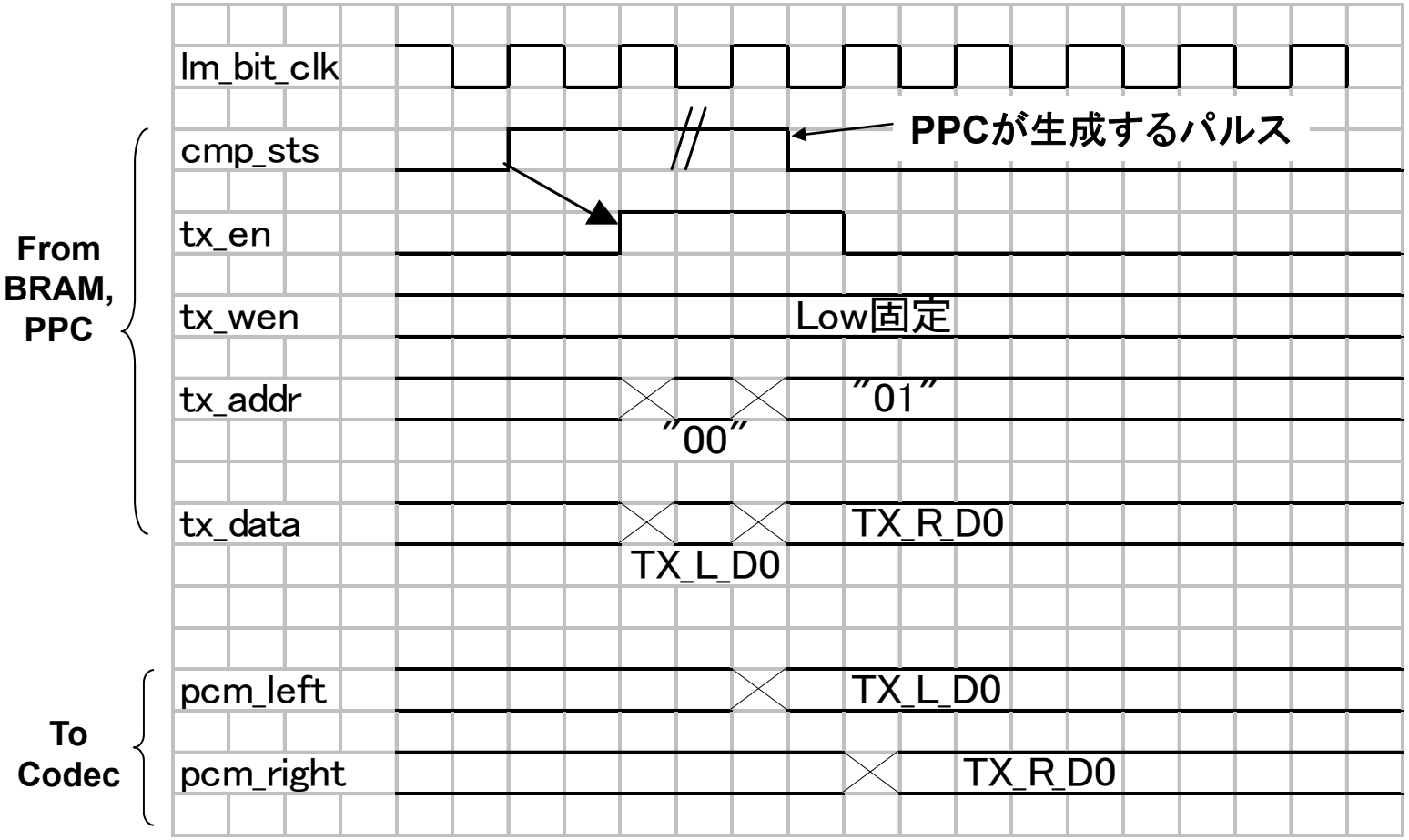
- codec_ifのタイミング（Codec → BRAM,PPC）



タイミングチャート(2)

Magna
OFDM Technology Leader

- codec_ifのタイミング（PPC,BRAM → Codec）



演習Lab4を行ってください

Step2

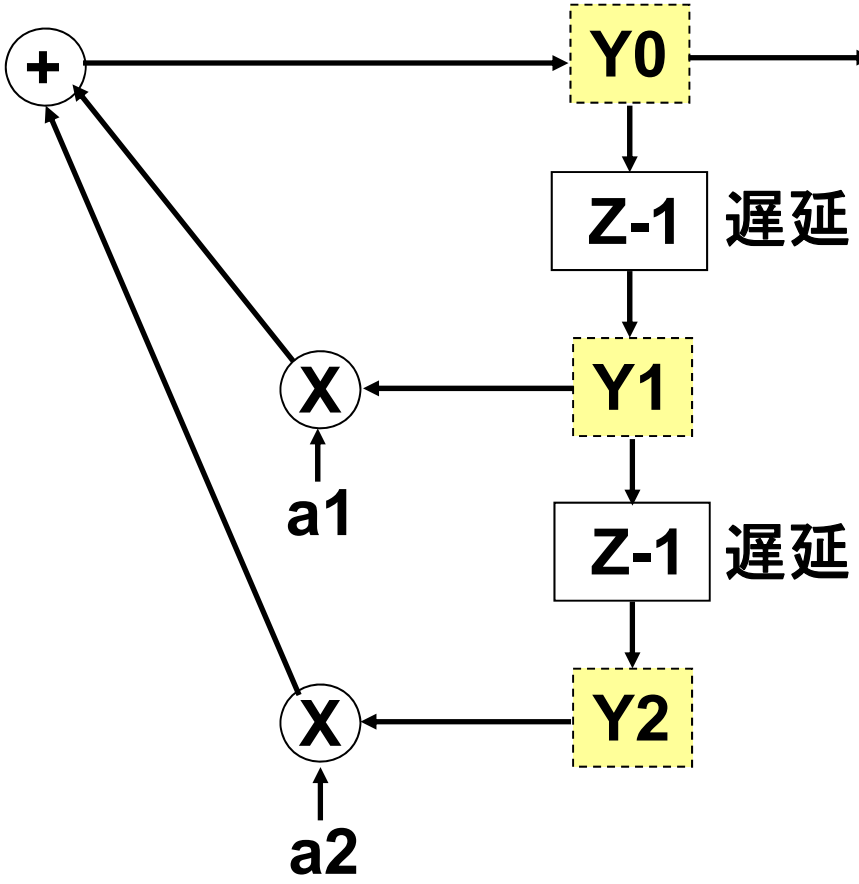
ノイズを混入するソフト処理を実装する

- 割り込みハンドラでサイン波「ノイズ」を生成し、元の音楽データに付加する

- プッシュスイッチでノイズのON/OFFを切り替えられるようにする
  - プッシュを押している間はノイズOFF
  - プッシュを離している間はノイズON

サイン波「ノイズ」

- 今回はIIRフィルタを利用したサイン波発生器を作成します



初期値：
Y0 = Don’t care
Y1 = sin(wTs)
Y2 = 0

定数：
a1 = 2cos(wTs)
a2 = -1

浮動小数点なら

- 例えば、サイン波の周波数が440Hz,サンプリング周波数が8000Hzの場合

定数:

w = 2*PI*440=880*PI

Ts = 1/8000

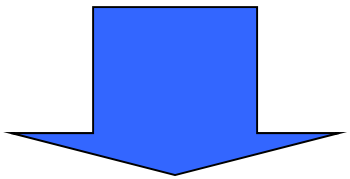
a1 = 2cos(wTs) = 2cos(880*PI/8000) = 1.8817615

a2 = -1

初期値 :

Y2 = 0

Y1 = sin(wTs) = 0.33873792



- floatで型宣言した変数に代入し、演算するだけ

PowerPC405（固定小数点）の場合

- 固定小数点化する必要がある
- 例えばshort型(16bit)に変更するとして、小数点の位置を
  どこにするか？ （ユーザが判断する事）
- +2~-2の範囲を表せればよいので、16bit中14bitを小数点にする
- 前ページの数値を変換すると、

```
a2 = -1 = 0xc000
a1 = 0x4000(1) x 1.8817615 = 16384 x 1.8817615
   = 0x786f

a1と同様に考えて、Y1 = 0x15ae
```

PowerPC405（固定小数点）の場合

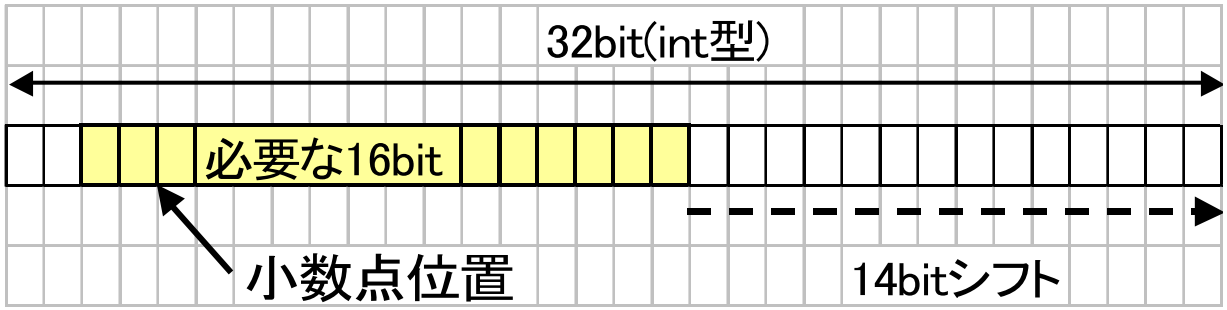
- 演算部分も変換する必要がある

```
y[0] = a1*y[1] + a2*y[2];      //浮動小数点
```

float型

```
y[0] = ((int)a1*y[1] + (int)a2*y[2]) >> 14;   //固定小数点
```

short型



演習Lab5を行ってください

Step3

LCDパネルに以下の情報を表示する

- 混入しているサイン波「ノイズ」の周波数

- サイン波「ノイズ」の状態(ONまたはOFF)
  - プッシュスイッチを押している間はノイズOFF
  - プッシュスイッチを離している間はノイズON

S	i	n	e	W	a	v	e	:	X	X	K	H	z		
N	o	i	s	e	:	O	N								

S	i	n	e	W	a	v	e	:	X	X	K	H	z		
N	o	i	s	e	:	O	F	F							

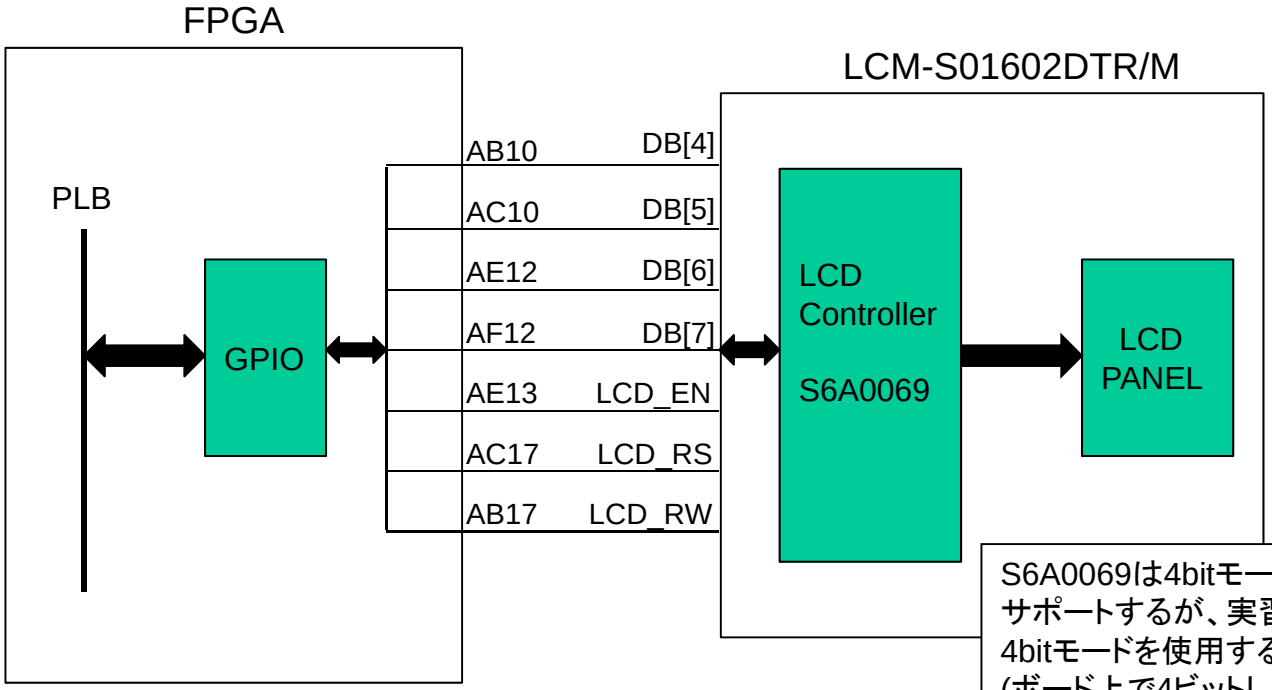
LCDパネル表示例

LCDの仕様

Magna
OFDM Technology Leader

- 実習ボード上のLCDモジュール
  - ✓ 型名 ： **LCM-S01602DTR** ※実習ボード(ML403)ユーザガイドより
    LCDコントローラ ： S6A0069(SAMSUNG)
    LCDパネル ： 16文字 2行

- FPGAとLCDモジュールの接続



S6A0069は4bitモードと8bitモードをサポートするが、実習ボード(ML403)では4bitモードを使用する。
(ボード上で4ビットしか結線されていない)

LCDの使い方(1)

Magna
OFDM Technology Leader

- S6A0069(LCDコントローラ)の制御
  - 4ビットモード
    8ビットモードでは1回でDB[7:0]の書き込みを行うが、
    4ビットモードではDB[7:4]、DB[3:0]の2回に分けて書き込む。
  - 初期化
    LCDは初期化が必要。
    初期化シーケンスはデータシートを参照。
    (初期化時に4ビットモードか8ビットモードかを選択する)

LCDの使い方(2)

- S6A0069(LCDコントローラ)の制御
  - インストラクション(カーソル移動、LCD表示をクリアする等)
    インストラクションの種類はデータシートを参照。

  - 文字の表示
    アルファベット等の文字列は以下のように直接表示させる事が可能。

    LCD_Display(&lcd, “LCD Test”);
    ＜LCD_Displayはユーザ定義の関数＞

    数字の場合は、アスキーコードへの変換が必要。
    例えば’0’を表示したい場合、0x30をDB[7:0]でコントローラに
    書き込む。
    アスキーコードはデータシート参照。
    ※S6A0069のデータシートにはアスキーコードの記載がないので、他のコントローラの
    データシートを参照する（例えば、ST7066U Sitronix社）

LCDの使い方(3)

- ビットアサイン

  4ビットモードを使うのでビットアサインは以下の通りとする。

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
−	E	RS	R/W	DB7[DB3]	DB6[DB2]	DB5[DB1]	DB4[DB0]

E=Read/Write Enable

‘1’の時、disble

‘0’の時、enable

RS=Register Select

‘1’の時、データ

‘0’の時、インストラクション

R/W=Read/Write

‘1’の時、 read operation

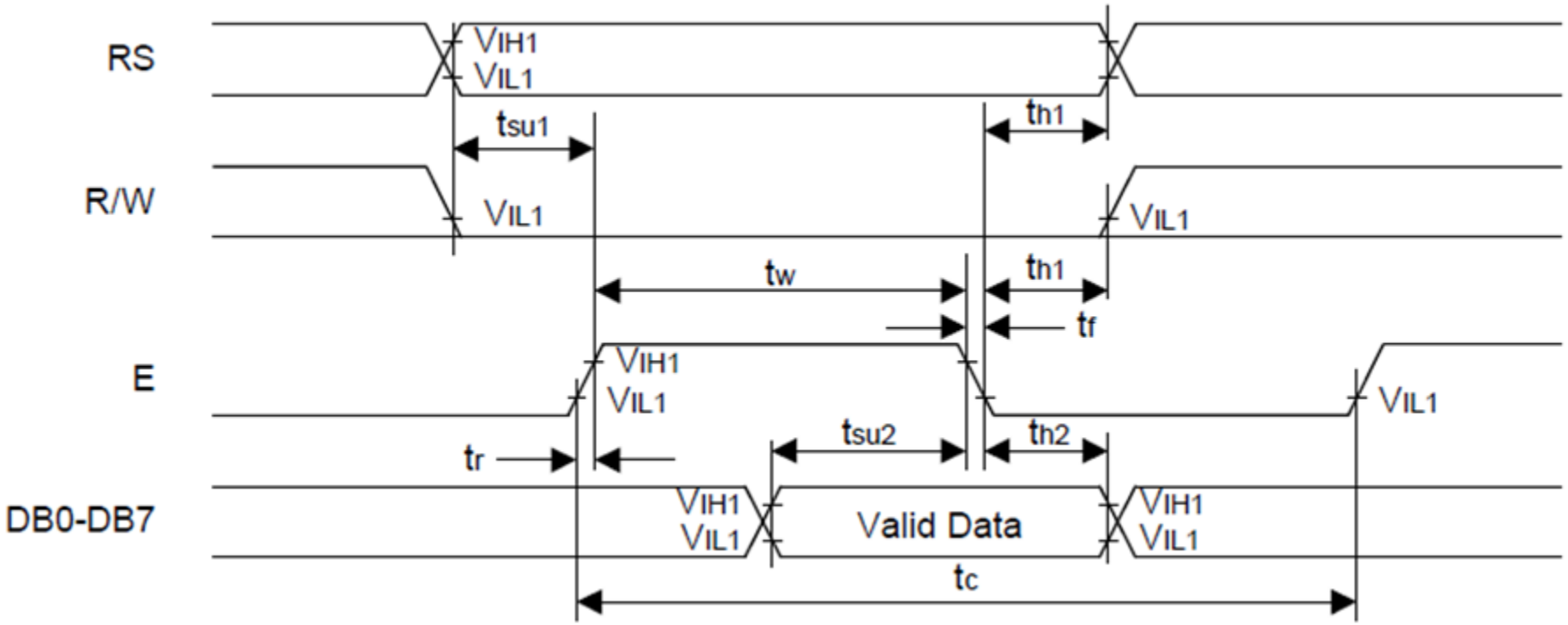
‘0’の時、 write operation

詳細はデータシートを参照

LCDの使い方(4)

- タイミングチャート

  初期化、インストラクション、データの書き込みはデータシート記載の
  タイミングチャートに従ってください。



詳細はデータシートを参照

演習Lab6を行ってください