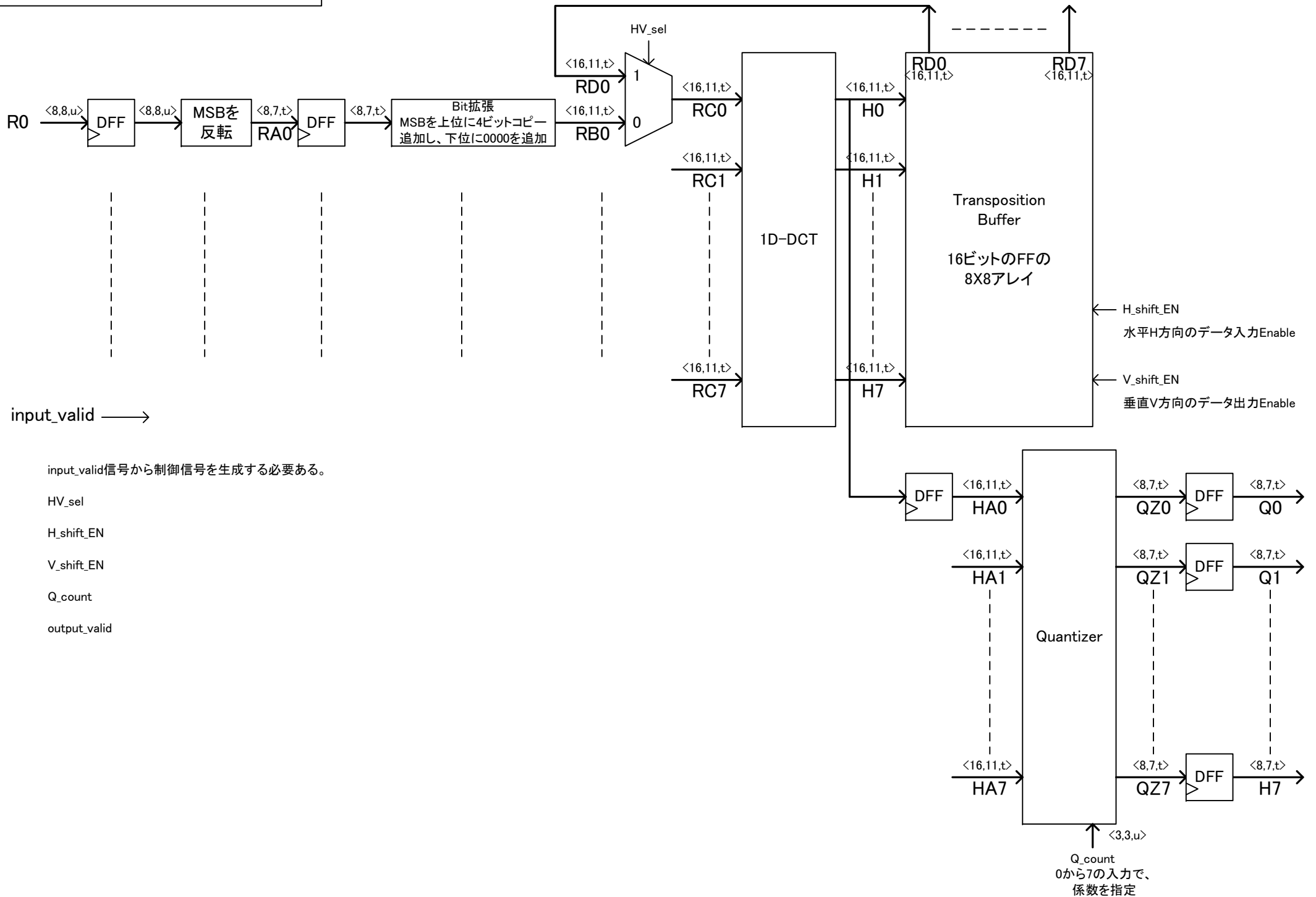
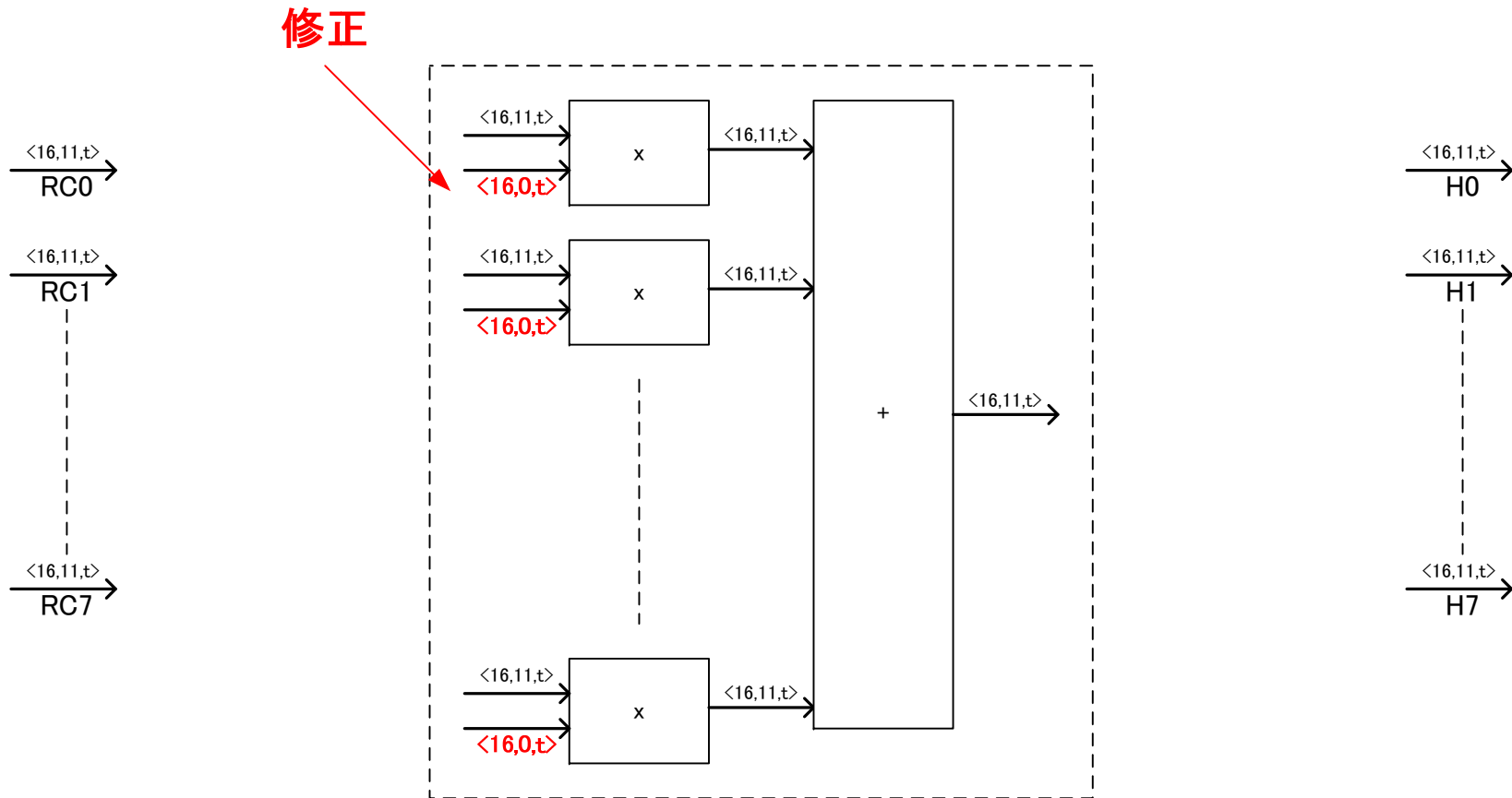


全体構成の案(1)



1D-DCTの案(2)



上記のような回路を8組で構成できる。

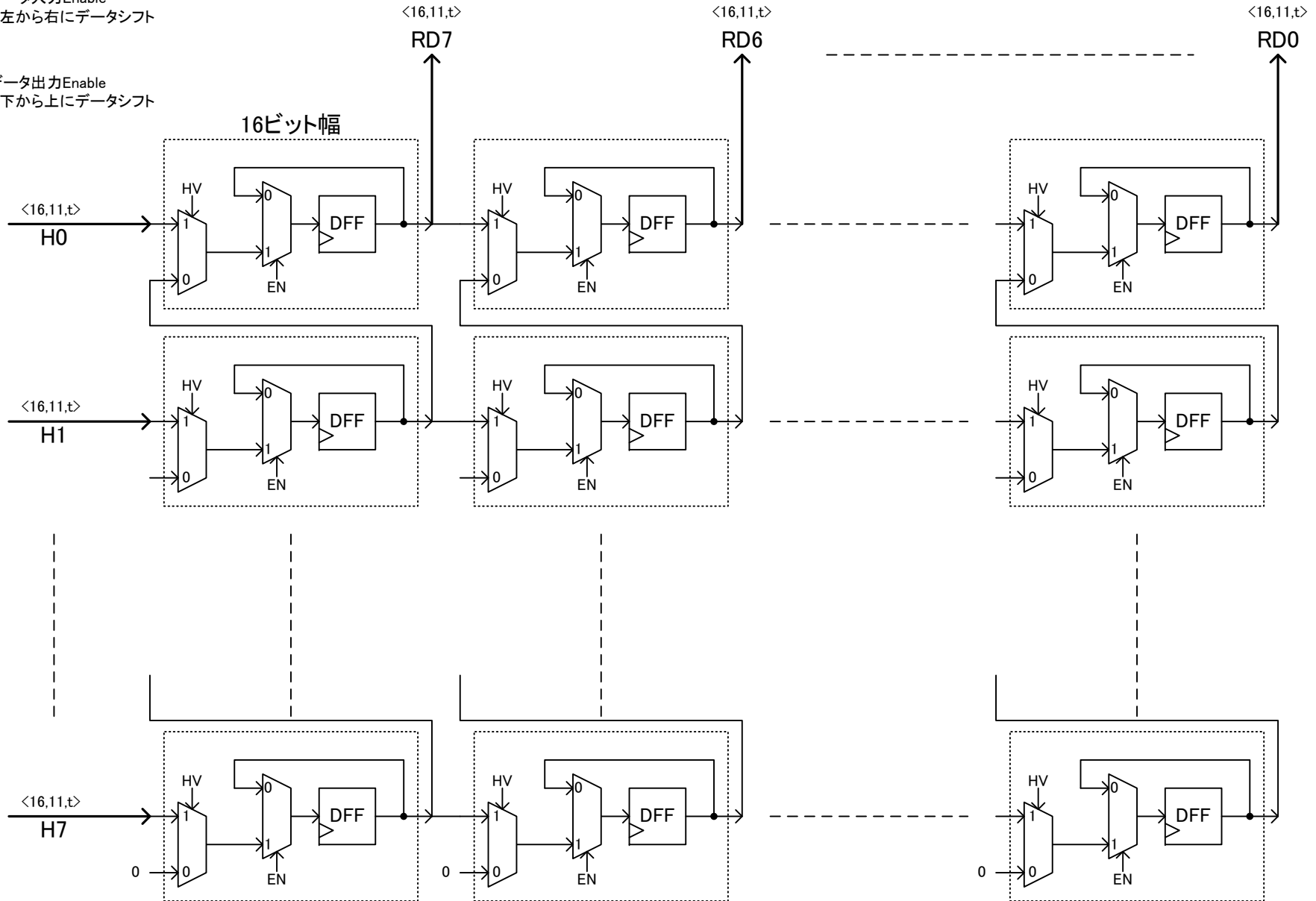
DCT係数の最大は0.5以下なので、 $\langle 16,-1,t \rangle$ のフォーマットでよい。

回路を減らしたければ、コンテストの図5の構成

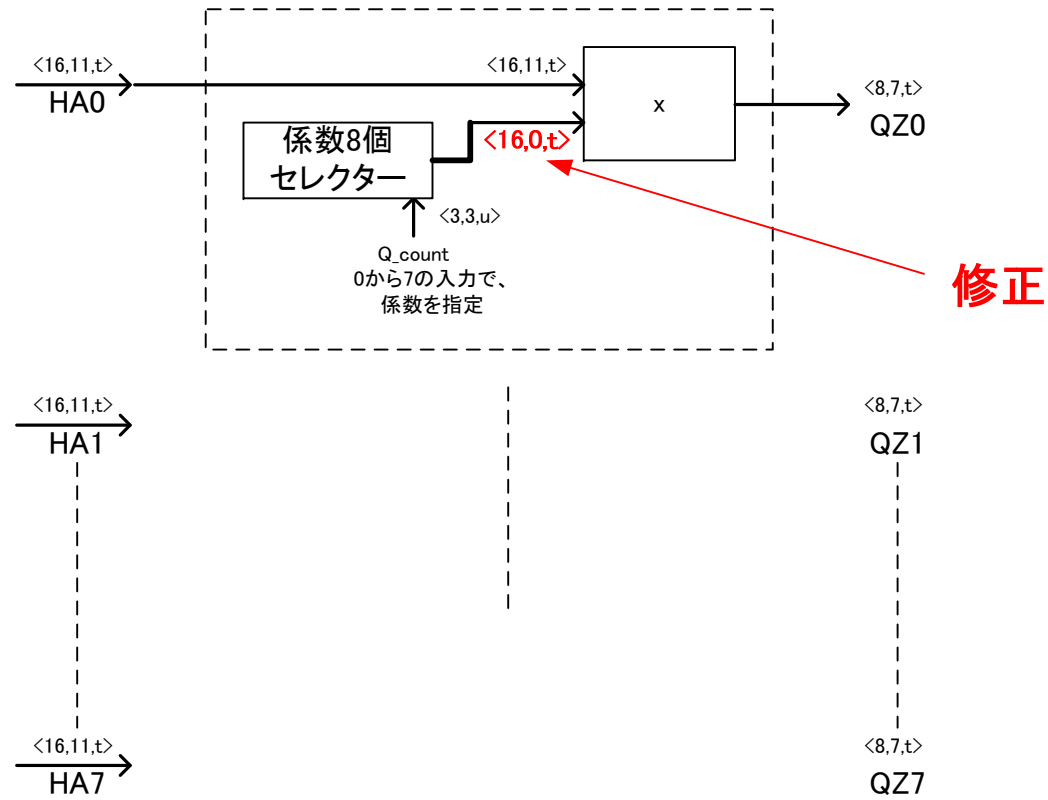
Transposition Buffer の案(3)

H_shift_EN
水平H方向のデータ入力Enable
が'1'の時は、左から右にデータシフト

V_shift_EN
垂直V方向のデータ出力Enable
が'1'の時は、下から上にデータシフト



Quantizer の案(4)



上記のような回路を8組で構成できる。

乗算係数(逆数)の最大は0.123以下なので、<16,-3,t>のフォーマットでよい。

動作波形の案(5)

