

H23 CAD 最終レポート課題

目的、後輩の学生に DFT、FFT を説明し、その後輩が VHDL にて 8 入力 FFT を設計できるような説明資料を作成せよ。

内容としては以下を含むこと

絵やコードを張るだけのようなレポートはかなり点数を厳しくするので、自分の言葉で説明を十分記入すること。

締切 H24 年 2 月 16 日 23:55

- 1) レポート作成者 名前、所属、学籍番号など
- 2) DFT および FFT とは何か？
- 3) 8 点 FFT の計算例 入力 $X=[1, 2, 3, 4, 5, 6, 7, 8]$
- 4) RADIX-2 方式を用いた 8 FFT 回路のブロック図とその計算式
- 5) VHDL 言語にて、回路合成できない 8 FFT 計算を実現するとどうなるか？
- 6) 回路合成可能 8 FFT 記述の書き方
- 7) 固定小数点フォーマット
- 8) 乗算の記述方法
- 9) 合成可能な 8FFT 回路のシミュレーション波形
- 10) Xc4vlx80-10ff1148 を想定し、Place&Route まで実行したときの Synthesis レポートの Final Report 値 (例以下のような)

```
=====
*                               Final Report                               *
=====

Final Results
RTL Top Level Output File Name      : fft_circuitA.ngr
Top Level Output File Name          : fft_circuitA
Output Format                        : NGC
Optimization Goal                   : Speed
Keep Hierarchy                      : No

Design Statistics
# IOs                               : 512
```

Cell Usage :

# BELS	:	2529
# GND	:	1
# LUT2	:	866
# MUXCY	:	813
# VCC	:	1
# XORCY	:	848
# IO Buffers	:	512
# IBUF	:	256
# OBUF	:	256
# DSPs	:	6
# DSP48	:	6

=====

Device utilization summary:

Selected Device : 4vlx80ff1148-10

Number of Slices:	434	out of	35840	1%
Number of 4 input LUTs:	866	out of	71680	1%
Number of IOs:	512			
Number of bonded IOBs:	512	out of	768	66%
Number of DSP48s:	6	out of	80	7%

以上