

# 計算機アーキテクチャ

|       |                |
|-------|----------------|
| 科目番号  | 情205           |
| 開設学部等 | 工学部 情報工学科      |
| 曜日時限  | 金曜日 1時限 工1-221 |
| 担当教員  | 和田 知久          |

|       |          |
|-------|----------|
| 履修年度  | 2011年後期  |
| 期間    | 後期       |
| 単位数   | 2        |
| 講義コード | 60099400 |

## ■授業内容と方法

コンピュータアーキテクチャとは、コンピュータのハードウェアの機能をソフトウェアの立場から見たものである。この講義では、コンピュータアーキテクチャについて解説し、現代のコンピュータの基本的な動作原理を理解させるとともに、現実的な技術であるパイプライン処理、階層メモリ、命令レベル並列処理を理解し、将来の新しいコンピュータを考案するための一助とする。

## ■達成目標

基本的なプロセッサの命令および構造を理解し（専門性：H-2）、これを新たに設計し（創造性：G-3）、プロセッサのパイプライン構造、階層メモリ、命令レベル並列処理による性能向上を予測できる。（実践性：F-3）

## ■評価基準と評価方法

宿題(20%)、中間試験(40%)、期末試験(40%)を総合して判定する。

## ■履修条件

コンピュータI、コンピュータII、オペレーティングシステム、デジタル回路を履修していることが望ましい。

## ■授業計画

- 第01回(10/07) 計算機アーキテクチャ概要 進め方
- 第02回(10/14) データの流れ制御の流れ I
- 第03回(10/21) データの流れ制御の流れ II
- 第04回(10/28) 命令セットアーキテクチャ I
- 第05回(11/04) 命令セットアーキテクチャ II
- 第06回(11/11) 命令セットアーキテクチャ III
- 第07回(11/18) パイプライン処理 I
- 第08回(11/25) パイプライン処理 II
- 第09回(12/02) 中間試験
- 第10回(12/09) キャッシュと仮想記憶 I
- 第11回(12/16) キャッシュと仮想記憶 II
- 第12回(01/06) 命令レベル並列処理 I
- 第13回(01/20) 命令レベル並列処理 II
- 第14回(01/27) 入出力方式I, II
- 第15回(02/03) 復習
- 第16回(02/10) 期末試験

## ■事前・事後学習

ほぼ毎週、宿題を出すので、授業のついて行くためにも、毎週の宿題の取り組みが、理解を早め時間の有効利用につながるので、がんばってついてきてください。

## ■教科書

ISBN

|                                   |            |
|-----------------------------------|------------|
| 坂井修一 コンピュータアーキテクチャ、電子情報通信学会編、コロナ社 | 4339018430 |
|-----------------------------------|------------|

## ■参考書

ISBN

|   |               |
|---|---------------|
| コンピュータの構成と設計 第2版 上、パターソン&ヘネシー著<br>日経BP社 | 9784822282660 |
|---|---------------|

**■備考(メッセージ)**

各自、教科書・参考書を生協で購入すること。

**■オフィスアワー**

月曜15-16時、金曜11-12時、メールでアポを取ってください!

**■メールアドレス**

wada@ie.u-ryukyu.ac.jp

**■URL**

<http://www.ie.u-ryukyu.ac.jp/~wada/Welcome.html>