

デジタルシステム設計 講義レジメ

担当：和田知久 (ファイヤー和田)

所属：琉球大学 工学部 情報工学科

連絡先：wada@ie.u-ryukyu.ac.jp

Home Page: <http://www.ie.u-ryukyu.ac.jp/~wada/>

講義関連 HomePage <http://www.ie.u-ryukyu.ac.jp/~wada/lecture2.html>

1) 1章 (P15) 携帯電話の例

数百万行を超えるソフトウェア

開発期間は長くない

図1. 4機能ブロック図

携帯電話 組込みシステム→コンピュータが入っている→コンピュータそのもの

○RF を扱うアナログの高周波回路

○デジタルベースバンド (電波のデジタル信号処理)

○CPU 人間とのインターフェース

○アプリケーションエンジン (GPS、カメラ、音、TV)

4004：電卓のマイクロプロセッサ (嶋 正利 日本人が設計した)

・最高動作周波数 **741KHz**。ただし、命令アドレス出力に **3** クロック、命令読み出しに **2** クロック、命令実行に **3** クロックの計 **8** クロックを要する。

・プログラムのメモリ空間とデータのメモリ空間の分離(ハーバード・アーキテクチャ)。

・ノイマンボトルネックを解消し性能を向上するために採用されたハーバード・アーキテクチャではバスを分離するが、**4004** の場合は性能が目的ではない。ピン数の節約のため、以下の信号は単一の **4** ビット物理バスを共用 (多重化) している。

・ **12** ビットのアドレス ・ **8** ビットの命令 ・ **4** ビットのデータ

・命令セットには **46** 種の命令がある (うち **41** 種は **8** ビット長、**5** 種は **16** ビット長)。

・ **16** 個の **4** ビット長レジスタ

・スタックはハードウェアスタックで、プログラムカウンタに直結されておりサブルーチン呼び出し専用。深さは **3** 段。

○図1. 6 組込みシステムの分類

2) 2章 組込みシステムの事例

デジタルカメラ

・画像補正、画像圧縮：情報系組込みシステム

・オートフォーカス、絞り制御、シャッター開閉：制御系組込みシステム

○画像について

○JPEG 圧縮について

○オートフォーカスなど機械制御について

図2. 1 システムブロック図

イメージセンサー

AD コンバーター

FPGA

DSP

SDRAM

フラッシュ ROM

USB コントローラ

LCD

○COLUMN 2A

IC カード対応自動改札システム

以上