

デジタルシステム設計 講義レジメ

担当：和田知久 (ファイヤー和田)

所属：琉球大学 工学部 情報工学科

連絡先：wada@ie.u-ryukyu.ac.jp

Home Page: <http://www.ie.u-ryukyu.ac.jp/~wada/>

講義関連 HomePage <http://www.ie.u-ryukyu.ac.jp/~wada/lecture2.html>

2) 2章 組込みシステムの事例

デジタルカメラ

- ・画像補正、画像圧縮：情報系組込みシステム
- ・オートフォーカス、絞り制御、シャッター開閉：制御系組込みシステム

○画像について

○JPEG 圧縮について

○オートフォーカスなど機械制御について

図2. 1 システムブロック図

イメージセンサー

AD コンバーター

FPGA

DSP

SDRAM

フラッシュ ROM

USB コントローラ

LCD

○COLUMN 2A

IC カード対応自動改札システム

3) 3章 (P57) は飛ばして、4章 (P95) ハードウェア要素技術 SoC (System on a Chip) 最近のデジタルシステムの作り方

現実には、トランジスタと配線が主な部品

論理ゲート、FF、配線、 が作れる

演算回路とメモリとバスが作れる

演算回路がメモリの内容に従って、動作すれば プロセッサになる

- プロセッサ (ソフトウェアを実行する)
- メモリ (ソフトウェアのコード=プログラムとデータを格納)
 - フォンノイマン型コンピュータ
- バスインターフェース: 各ユニット間でデータをやりとりする
 - クロック信号に通常同期して動く
 - アドレス、READ/WRITE、データ
- I/O インターフェース: 外部装置との通信をする部分

図 4. 2

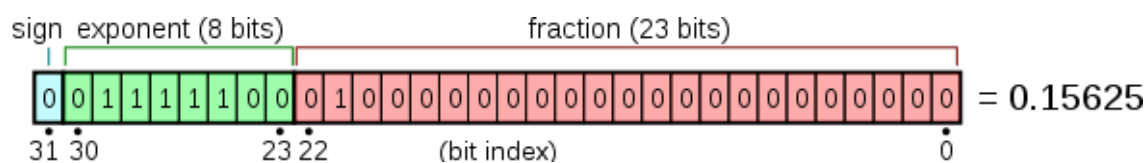
2) 4. 2 プロセッサ

- 組み込みシステムのソフトウェアを実行するデジタル回路
- ①汎用プロセッサ CPU : ARM、SH、MIPS、PowerPC、
- ②浮動小数点ユニット : FPU
- ③応用指向プロセッサ : DSP
- ④プロセッサではなく、専用デジタル回路 (JPEG/MPEG/3DGraphics など)

3) 4. 3 FPU

コンピュータ内のフォーマット

- ①整数
 - Integer : 2 の補数表現
 - Unsigned Integer : 符号なし数
- ②浮動小数点フォーマット



IEEE 754 形式

単精度浮動小数点数では、符号部 1 ビット ・ 指数部 8 ビット ・ 仮数部 23 ビット

符号部は、0 を正、1 を負とする

仮数部は、整数部分が 1 であるような 2 進小数の小数部分 (ケチ表現) を表す

指数部は、符号なし 2 進整数とし、半精度では 15、単精度では 127、倍精度では 1023、四倍精度では 16383 のゲタを履かせたゲタ履き表現で表す

つまり、IEEE 754 形式で表現する値は

単精度の場合： $(-1)^{\text{符号部}} \times 2^{\text{指数部} - 127} \times (1 + \text{仮数部})$

整数処理プロセッサ CPU と FPU の両方がある。

4) 4. 4 メモリ

図 4. 6

5) 4. 5 割り込みと例外

プロセッサ内部もしくは外部からの通知

↓

進行中プログラム処理中断

↓

あらかじめ決められたアドレス (ベクターアドレス) にジャンプし、割り込みハンドラーを実行

↓

必要あれば、元もプログラムを継続実行

図 4. 8

PC、CPU、メモリ

6) 4. 6 オンチップデバッグ機能

JTAG インターフェース

7) 4. 7 応用指向プロセッサ

→ ある機能に特化したプロセッサ

例：DSP 通常積和演算が得意 図 4. 10

メディアプロセッサ 図 4. 11

高性能グラフィクス GPU 図 4. 12

以上