

2014 /後期 : VLSI 設計 CORDIC 法による三角関数演算ユニット設計

以下の内容を含むレポートを、2/8(日曜)まで WEBCLASS に提出すること。
1名チームでの設計ですが、公表用のチーム名もつけてください。

タイトルページ	1	チーム名、メンバー名、学校名、学年
	2	住所、電話番号、メールアドレス
	3	チームメンバー全員のTシャツのサイズ
	4	設計のタスクレベル = LEVEL1
コンテンツ	1	回路ブロックもしくは、アーキテクチャ記述
	2	設計した回路の機能の説明など
	3	アピールポイントと独創性
	4	クリティカルパス速度、回路規模 50 入力の EXOR 回路 : <code>parity.vhd</code> との比較を示すこと
	5	HDL コード (VHDL または, <code>verilog</code>)
	6	デザインが操作しているシミュレーション波形の表示
	7	その他、要求したいものすべて