

VLSI設計

科目番号	情412	履修年度	2014年後期
開設学部等		期間	後期
曜日時限	火曜日 2時限 総合情報処理センター第3実習室	単位数	2
担当教員	和田 知久	講義コード	60153400

■授業内容と方法

本科目は、コンピュータやデジタル機器で使用されているデジタル回路やシステムをハードウェア記述言語（VHDL）を用いて設計する手法を習得することを目的とする。授業の約50%で、VHDLの文法、デジタルシステムの記述方法、および具体的記述例を説明する。残りの50%の授業においては実習を行う。講義は、総合情報処理センターにて、センターのPCを用いて、実際の企業と同じ環境での設計を行い、FPGAボードを動作させる。実用的なデジタル回路を取り扱い、最終課題として、やや大きめの実用的な設計を行う。

旧講義名はCADという名称であったが、カリキュラム改訂によりVLSI設計という名称に変わり、FPGAを使用した設計内容を強化している。

11月22日土曜午後に集中実習を実施するので、これに参加することが単位取得の必須条件となる。

■達成目標

○ハードウェア記述言語を用いて中規模（数1000ゲート規模）の実用化に耐えるデジタル回路を設計できる（専門性H2）○最終設計課題をVHDLにて構築し、設計レポートを仕上げる（実践性F1）○最終設計課題で、自分なりの回路アーキテクチャを設計する（創造性G3）

■評価基準と評価方法

課題(20%)、中間試験(40%)、最終レポート(40%)によって評価する。

■履修条件

デジタル回路

■授業計画

受講人数によって、スケジュールを調整する。

第01回(10/07) 登録、VHDLの基礎知識

第02回(10/14) 環境設定

10/21, 28は出張により休講

第03回(11/04) オンライン中間試験(1)

11/11は出張により休講

第04回(11/18) process文を用いた組み合わせ回路の記述 I

集中補講1(11/22、土曜 午後) 集中実習 13-17時

第05回(11/25) process文を用いた組み合わせ回路の記述 II

第06回(12/02) 順序回路 I

第07回(12/09) 順序回路 I

第08回(12/16) オンライン中間試験(2)

第09回(01/06) 最終課題の説明(主に処理アルゴリズム)

第10回(01/13) 最終課題に関する指導 I

第11回(01/20) 最終課題に関する指導 II

第12回(01/27) 最終課題に関する指導 III

■事前・事後学習

宿題は実際にVHDLを用いた、コンピュータ上の実習となるので、開発環境と慣れも必要であり、前半で出遅れないように宿題等に取り組むことが重要である。

■教科書

ISBN

改訂 VHDLによるハードウェア設計入門 長谷川裕恭 CQ出版社	9784789833967
----------------------------------	---------------

■参考書

ISBN

■備考(メッセージ)

3/13ごろに LSIデザインコンテスト発表会を予定しており、優秀チームの参加を計画している。就職活動時のキャリアとして、大変有効なイベントであるので、活用を期待しています。

■オフィスアワー

月曜日 15 - 16時、金曜日 11 - 12時メールでアポをとってください。

■メールアドレス

wada@ie.u-ryukyu.ac.jp

■URL

<http://www.ie.u-ryukyu.ac.jp/~wada/lecture.html>